



ΤΕΙ ΠΕΛΟΠΟΝΝΗΣΟΥ  
ΣΧΟΛΗ ΤΕΧΝΟΛΟΓΙΚΩΝ ΕΦΑΡΜΟΓΩΝ  
ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ Τ.Ε.

**ΠΡΟΓΡΑΜΜΑΤΙΖΟΜΕΝΕΣ ΑΝΑΛΟΓΙΚΕΣ  
ΣΥΣΤΟΙΧΙΕΣ  
FIELD-PROGRAMMABLE ANALOG  
ARRAYS – FPAAS**

ΑΓΓΕΛΗΣ ΚΩΝΣΤΑΝΤΙΝΟΣ  
ΙΩΑΝΝΗΣ ΛΙΑΠΕΡΔΟΣ

ΛΑΡΙΣΑ 2015

## Ευχαριστίες

Θεωρώ υποχρέωση μου να ευχαριστήσω τον επιβλέποντα καθηγητή μου κ. Ιωάννη Λιαπέρδο για την βοήθεια που μου προσέφερε στην εκπόνηση αυτής της εργασίας, καθώς και τα στελέχη του ΤΕΙ Σπάρτης για τις πολύ εποικοδομητικές τους προτάσεις. Τέλος, ένα μεγάλο ευχαριστώ στον συνάδελφο και κουμπάρο μου, Ευάγγελο Μπρουμίδα χωρίς την βοήθεια και την συμπαράσταση του οποίου δεν θα τα είχα καταφέρει.

## ΠΕΡΙΛΗΨΗ

Η εργασία αυτή, έχει ως σκοπό την γνωριμία του αναγνώστη με τις προγραμματιζόμενες συστοιχίες, τα δομικά στοιχεία και τις αρχιτεκτονικές υλοποίησης αυτών. Στο πρώτο κεφάλαιο θα γίνει αναφορά σε μία από τις κύριες γλώσσες περιγραφής υλικού αυτής της VHDL, οι οποίες αποτελούν αναπόσπαστο κομμάτι της διαδικασίας σχεδιασμού και κατασκευής των ολοκληρωμένων κυκλωμάτων. Το δεύτερο κεφάλαιο μέσα από την ιστορική εξέλιξη των κύριων ψηφιακών προγραμματιζόμενων συσκευών πραγματεύεται τις προγραμματιζόμενες ψηφιακές συστοιχίες η αλλιώς FPGAs. Ακολούθως, το τρίτο κεφάλαιο ασχολείται με τα FPAAs, τα οποία αποτελούν τα αντίστοιχα των FPGA στο αναλογικό φάσμα κυκλωμάτων.

ΛΕΞΕΙΣ ΚΛΕΙΔΙΑ: VHDL, προγραμματιζόμενες συσκευές, FPGAs, FPAAs.

## ABSTRACT

This study aims to familiarize the reader with programmable arrays, their building blocks and their architectural implementation. The first chapter refers to one of the main hardware description languages ,VHDL, which are an integral part of the design and manufacturing process of integrated circuits. The second chapter through the historical development of key digital programmable apparatus, deals with the digital programmable arrays or otherwise known as FPGAs. Subsequently, the third chapter busies itself with FPAAs, which are analogous of FPGAs in the analog IC spectrum.

KEYWORDS: VHDL, programmable devices, FPGAs, FPAAs

## ΠΕΡΙΕΧΟΜΕΝΑ

ΕΥΧΑΡΙΣΤΙΕΣ.....	1
ΠΕΡΙΛΗΨΗ / ABSTRACT.....	2
ΠΕΡΙΕΧΟΜΕΝΑ.....	3
ΣΥΝΤΟΜΟΓΡΑΦΙΕΣ.....	5
ΠΡΩΤΟ ΚΕΦΑΛΑΙΟ: VHDL.....	7
1.1 Εισαγωγή.....	7
1.2 Ιστορική Αναδρομή.....	8
1.3 Βασικές Αρχές Μοντελοποίησης.....	9
1.3.1 Αφαιρετικά Επίπεδα Σχεδίασης.....	9
1.3.2 Σχεδιαστικές Μονάδες.....	11
1.4 Συμπέρασμα.....	12
ΔΕΥΤΕΡΟ ΚΕΦΑΛΑΙΟ: PLD's – FPGAs.....	13
2.1 Εισαγωγή.....	13
2.2 Εξέλιξη των προγραμματιζόμενων συσκευών.....	14
2.2.1 PROM.....	14
2.2.1.1 EPROM και EEPROM.....	17
2.2.2 PLD Programmable Logic Devices .....	17
2.2.3 PLA Programmable Logic Arrays.....	17
2.2.4 MPGAs.....	18
2.2.5 ASICs (application- specific integrated circuits).....	19
2.3 Προγραμματιζόμενες Ψηφιακές συστοιχίες (FPGAs).....	21
2.3.1 Αρχιτεκτονικές FPGA.....	23
2.3.1.1 SRAM και Antifuse Τεχνολογίες.....	23
2.3.1.2 EEPROM/FLASH Συσκευές.....	27
2.3.1.3 Υβριδικές συσκευές FLASH-SRAM.....	28
2.3.1.4 Ενσωματωμένες μνήμες RAM.....	32
2.3.1.5 Ενσωματωμένοι πολλαπλασιαστές, αθροιστές κ.α.....	32
2.3.1.6 Ενσωματωμένοι πυρήνες επεξεργασίας (Hard microprocessor Cores).....	33
2.3.1.7 «Λογικοί» πυρήνες επεξεργασίας (Soft microprocessor Cores).....	35

2.3.1.8 «Ρολόι» και τεχνικές συν-χρονισμού.....	36
2.3.1.9 Γενικού Τύπου Είσοδοι- Έξοδοι (General-purpose I/O)..	37
2.3.1.10 Διαμορφώσιμες I/O / πρότυπα I/O.....	37
2.3.1.11 Παραμετροποιημένες αντιστάσεις I/O.....	38
2.3.2 Σύνοψη.....	39
ΤΡΙΤΟ ΚΕΦΑΛΑΙΟ: Προγραμματιζόμενες Αναλογικές Συστοιχίες (Field Programmable Analog Arrays – FPAAs).....	40
3.1 Εισαγωγή.....	40
3.2 Ιστορική Αναδρομή.....	40
3.3 Δομή και αρχιτεκτονικές υλοποίησης.....	45
3.3.1 FPAAs Διακριτού Χρόνου και Συνεχούς Χρόνου.....	46
3.3.2 Λειτουργία Τάσης ( Voltage Mode) και Λειτουργία Ρεύματος (Current Mode).....	47
3.3.3 Σχεδιασμός του Προγραμματιζόμενου Αναλογικού Μπλοκ.....	47
3.3.4 Αρχιτεκτονικές διασύνδεσης και εφαρμογές αυτών.....	50
3.3.4.1 Τεχνολογία μεταγωγικού πυκνωτή (Switched Capacitor)	51
3.3.4.2 FPAAs Διαγωγιμότητας (Transconductance).....	53
3.3.4.3 Τεχνολογία αιωρούμενων πυλών(Floating Gates).....	53
3.3.5 Μνήμη Διαμόρφωσης.....	55
ΣΥΜΠΕΡΑΣΜΑΤΑ.....	57
ΠΗΓΕΣ / ΒΙΒΛΙΟΓΡΑΦΙΑ.....	58

## Συντομογραφίες

ASIC: Application Specific Integrated Circuit

CAD: Computer Aided Design

DSP: Digital Signal Processing

EPROM: Erasable Programmable Read Only Memory

EEPROM: Electrically Erasable Programmable Read Only Memory

FPAA: Field Programmable Analog Array

FPGA: Field Programmable Gate Array

ISP: In System Programmable

LAB: Logic Array Block

LUT: Look-Up Table

MAC: Multiply and Accumulate

MCM: Multi Chip Module

MPGA: Masked Programmable Gate Array

MVM: Multi-Value Memory

NRE: Non-Recurring Engineering Cost

Op-Amp: Operational Amplifier

OTP: One Time Programmable

PAL: Programmable Array Logic

PLA: Programmable Logic Array

PLD: Programmable Logic Device

PROM: Programmable Read Only Memory

RASP: Reconfigurable Analog Signal Processor

SRAM: Static Random Access Memory

VHSIC: Very High Speed Integrated Circuits

VLSI: Very Large Scale System Implementation

# ΠΡΩΤΟ ΚΕΦΑΛΑΙΟ : VHDL

## 1.1 Εισαγωγή

Τα τελευταία 30 χρόνια πολλά άλλαξαν στην μεθοδολογία σχεδιασμού ψηφιακών κυκλωμάτων. Στο παρελθόν ολοκληρωμένα κυκλώματα σχεδιάζονταν χειροκίνητα με την βοήθεια γραφικών εργαλείων (CAD - Computer-aided design). Βασικά στοιχεία (π.χ. λογικές πύλες ή μάλλον τα σύμβολα αυτών) έπρεπε να επιλεγθούν από μία βιβλιοθήκη, να τοποθετηθούν σε ένα σχέδιο και να συνδεθούν μεταξύ τους. Με αυτό τον τρόπο απλές ενότητες μπορούσαν να δημιουργηθούν, που με την σειρά τους χρησιμοποιούνταν για την σύνθεση πιο περίπλοκων κυκλωμάτων. Η συγκεκριμένη μεθοδολογία είναι και αλλιώς γνωστή ως Bottom-Up. Χρειάζοταν πολύς χρόνος για την δημιουργία μεγάλων κυκλωμάτων και το αποτέλεσμα ήταν δύσκολο να αλλάξει καθώς αυτό σήμαινε τον επίπονο επανασχεδιασμό του.

Σήμερα, ο σχεδιασμός ηλεκτρικών συστημάτων πραγματεύεται όλο και πιο περίπλοκα συστήματα, τα οποία μπορούν να ενσωματωθούν σε ένα και μόνο chip εξαιτίας της αυξανόμενης πυκνότητας. Ο σύντομος κύκλος ανάπτυξης είναι άλλος ένας καθοριστικός παράγοντας που οι σχεδιαστές πρέπει να εξετάσουν, προκειμένου να παραμείνουν στην κορυφή του ανταγωνισμού και να ικανοποιήσουν τις απαιτήσεις των πελατών τους. Ως εκ τούτου, η επαναχρησιμοποίηση λειτουργικών τμημάτων και ενότητων σε νέα συστήματα είναι σημαντική. Αυτό απαιτεί μία τεχνολογία ανεξάρτητης από το κύκλωμα που περιγράφει.



Σε ότι αφορά τα ψηφιακά κυκλώματα, οι παραπάνω εκτιμήσεις οδηγούν στην υιοθέτηση μίας Top-Down ροής σχεδιασμού. Χρησιμοποιώντας γλώσσες περιγραφής υλικού (Hardware Description Language), η μοντελοποίηση συστημάτων σε διάφορα επίπεδα αφαίρεσης είναι δυνατή. Λόγω της λεπτότητας της ροής σχεδίασης Top-Down, μία τέτοια γλώσσα περιγραφής πρέπει υποστηρίζει όλα τα επίπεδα αφαίρεσης: Προδιαγραφές συστήματος, αλγοριθμική περιγραφή, λειτουργικά τμήματα κλπ. Μία σημαντική πτυχή των σύγχρονων ροών σχεδιασμού είναι η χρήση εργαλείων σύνθεσης, τα οποία είναι ικανά να δημιουργήσουν αυτόματα Netlists πυλών μέσω της περιγραφής της συμπεριφοράς του κυκλώματος. Αυτό απαιτεί την χρήση μίας τυποποιημένης γλώσσας που θα επιτρέπει την προσομοίωση του διαμορφωμένου συστήματος στα διάφορα αφαιρετικά επίπεδα.

Υπάρχει μία πληθώρα γλωσσών περιγραφής υλικού με πιο διαδεδομένες τις :

VHDL (Very High Speed Intergrated Circuits (VHSIC) Hardware Description Language), Verilog και ABEL (Advanced Boolean Equation Language).

Στη παρούσα εργασία θα γίνει αναφορά μόνο στα κύρια χαρακτηριστικά της VHDL.

## 1.2 Ιστορική αναδρομή

Η VHDL ξεκίνησε στις αρχές της δεκαετίας του '80 στο πλαίσιο του προγράμματος VHSIC στις ΗΠΑ. Στόχος αυτού του προγράμματος ήταν η ανάπτυξη μίας γλώσσας περιγραφής υλικού για την σαφή τεκμηρίωση των ψηφιακών συστημάτων. Εκείνη την εποχή μία πληθώρα εταιριών σχεδίαζαν VHSIC chips για το υπουργείο εθνικής αμύνης. Κάθε μία χρησιμοποιούσε διαφορετική γλώσσα περιγραφής για την ανάπτυξη και μοντελοποίηση των κυκλωμάτων της. Η ανταλλαγή δεδομένων, η επαναχρησιμοποίηση και αναπαραγωγή των σχεδίων αποτελούσε ένα μεγάλο ζήτημα. Μετά την δημοσιοποίηση της VHDL το 1985 και την περαιτέρω βελτιστοποίησή της στα επόμενα 2 χρόνια, τυποποιήθηκε από το IEEE το Δεκέμβριο του 1987. Η πρώτη έκδοση της γλώσσας συχνά αναφέρεται και ως VHDL-87, ενώ παράλληλα έχει αναγνωριστεί από το αμερικανικό εθνικό ινστιτούτο προτύπων (ANSI).

Όπως όλα τα IEEE πρότυπα, έτσι και η VHDL υπόκειται σε επανεξέταση τουλάχιστον κάθε πέντε χρόνια. Σχόλια και υποδείξεις χρηστών του προτύπου του 1987, εξετάστηκαν από την ομάδα του IEEE υπεύθυνη για την VHDL και το 1992 παρουσιάστηκε η αναθεωρημένη έκδοση της γλώσσας. Υιοθετήθηκε έναν χρόνο αργότερα, δίνοντάς μας το πρότυπο VHDL-93. Ένας νέος κύκλος αναθεωρήσεων πραγματοποιήθηκε το 2001 και το 2006 παράγοντας την τωρινή έκδοση της γλώσσας 1076-2008.

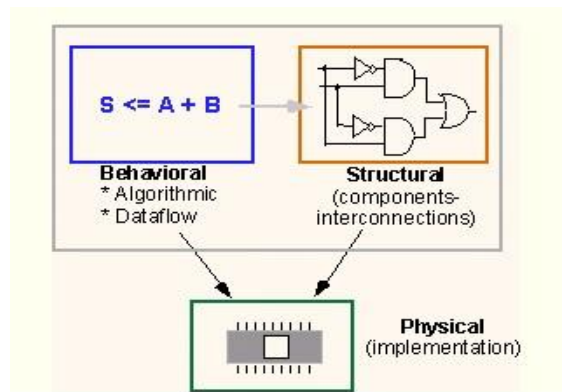
### 1.3 Βασικές αρχές μοντελοποίησης

Στα τμήματα που ακολουθούν γίνεται αναφορά σε βασικές VHDL έννοιες οι οποίες θα αποτελέσουν την βάση για τα επόμενα κεφάλαια.

#### 1.3.1 Αφαιρετικά Επίπεδα Σχεδίασης

Ένα ψηφιακό σύστημα μπορεί να παρασταθεί σε διάφορα αφαιρετικά επίπεδα (Abstraction Levels) καθιστώντας τόσο την περιγραφή του αλλά και το σχεδιάγραμμά του εύκολα διαχειρίσιμα. Το σχήμα που ακολουθεί παραθέτει τα διάφορα αφαιρετικά επίπεδα.

ΣΧΗΜΑ 1.1



Σχήμα 1.1: Αφαιρετικά επίπεδα

Το υψηλότερο επίπεδο αφαίρεσης ονομάζεται επίπεδο συμπεριφοράς (Behavioral) και περιγράφει ένα σύστημα από την άποψη του τί κάνει (ή πώς συμπεριφέρεται) και όχι από την άποψη των στοιχείων του και των διασυνδέσεων μεταξύ τους. Μια περιγραφή της συμπεριφοράς ενός συστήματος καθορίζει τη σχέση μεταξύ των σημάτων εισόδου και εξόδου. Αυτό θα μπορούσε να είναι μια λογική έκφραση ή μια πιο αφηρημένη περιγραφή.

Η VHDL επιτρέπει σε κάποιον να περιγράψει ένα ψηφιακό σύστημα στο δομικό ή το επίπεδο της συμπεριφοράς. Το επίπεδο συμπεριφοράς μπορεί να διαιρεθεί περαιτέρω σε δύο είδη: Διάγραμμα ροής δεδομένων και Αλγοριθμικό.

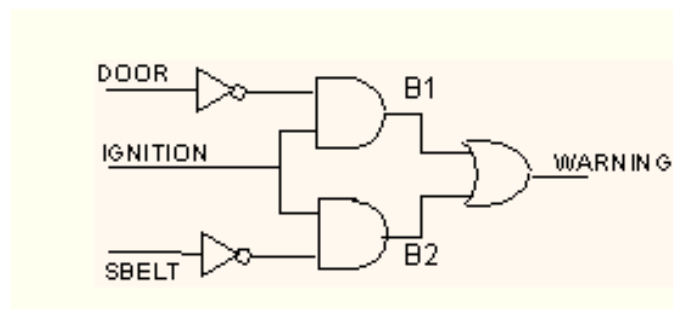
Το δομικό επίπεδο, από την άλλη πλευρά, περιγράφει ένα σύστημα ως συλλογή πυλών και συστατικών τα οποία αλληλοσυνδέονται για να εκτελέσουν μια επιθυμητή λειτουργία. Μια δομική περιγραφή θα μπορούσε να συγκριθεί με ένα σχηματισμό διασυνδεδεμένων λογικών πυλών. Είναι μια παράσταση που είναι συνήθως πιο κοντά στην φυσική υλοποίηση του συστήματος.

Ως παράδειγμα, ας εξετάσουμε ένα απλό κύκλωμα που προειδοποιεί τους επιβάτες του αυτοκινήτου, όταν η πόρτα είναι ανοικτή ή η ζώνη ασφαλείας δεν χρησιμοποιείται, κάθε φορά που το κλειδί του αυτοκινήτου έχει τοποθετηθεί στο διακόπτη ανάφλεξης. Στο επίπεδο της συμπεριφοράς αυτό θα μπορούσε να εκφραστεί ως:

**Warning = Ignition\_on AND ( Door\_open OR Seatbelt\_off)**

Ενώ η παράσταση για το δομικό επίπεδο δείχνεται στο σχήμα παρακάτω:

ΣΧΗΜΑ 1.2



Σχήμα 1.2: Δομικό επίπεδο

### 1.3.2 Σχεδιαστικές Μονάδες

Σχεδιαστικές μονάδες είναι τα βασικά δομικά στοιχεία της VHDL. Είναι αδιαίρετες, που σημαίνει ότι μία μονάδα σχεδιασμού πρέπει να περιέχεται πλήρως σε ένα ενιαίο αρχείο. Ένα αρχείο μπορεί να περιέχει οποιοδήποτε αριθμό μονάδων σχεδιασμού.

Όταν ένα αρχείο αναλύεται χρησιμοποιώντας έναν προσομοιωτή VHDL ή συνθέτη, το αρχείο στην πραγματικότητα χωρίζεται στις επιμέρους ενότητες του σχεδιασμού του και κάθε μονάδα σχεδιασμού αναλύεται χωριστά, σαν να ήταν σε ξεχωριστά αρχεία.

Υπάρχουν έξι είδη των μονάδων σχεδιασμού σε VHDL. Αυτές είναι οι εξής:

- Οντότητα (Entity)
  - Αρχιτεκτονική (Architecture)
- Πακέτο (Package)
  - Σώμα πακέτου (Package Body)
- Δήλωση διαμόρφωσης (Configuration Declaration)
- Δήλωση πλαισίου (Context Declaration).

Τα έξι είδη των μονάδων σχεδιασμού ταξινομούνται περαιτέρω ως κύριες ή δευτερεύουσες μονάδες. Μια βασική μονάδα σχεδιασμού μπορεί να υπάρξει από μόνη της. Μια δευτερεύουσα όμως μονάδα δεν μπορεί να υπάρξει χωρίς την αντίστοιχη βασική του μονάδα. Με άλλα λόγια, δεν είναι δυνατό να αναλυθεί μια δευτερεύουσα μονάδα πριν αναλυθεί η πρωτογενή μονάδα του. Οι δευτερεύουσες παραπάνω μονάδες παραθέτονται αμέσως κάτω από τις αντίστοιχες πρωτογενείς τους.

Η οντότητα είναι μια βασική μονάδα σχεδιασμού που ορίζει τη διεπαφή σε ένα κύκλωμα. Αντίστοιχη δευτερεύουσα μονάδα της είναι η αρχιτεκτονική που καθορίζει τα περιεχόμενα του κυκλώματος. Μπορεί να υπάρχουν πολλές αρχιτεκτονικές που σχετίζονται με μια συγκεκριμένη οντότητα, αλλά αυτό το χαρακτηριστικό είναι σπάνιο.

Το πακέτο αποτελεί επίσης πρωταρχική μονάδα σχεδιασμού. Ένα πακέτο δηλώνει τύπους, υποπρογράμματα, ενέργειες, εξαρτήματα και άλλα αντικείμενα που μπορεί στη συνέχεια να χρησιμοποιηθούν στην περιγραφή ενός κυκλώματος. Το σώμα

του πακέτου είναι η αντίστοιχη δευτερεύουσα μονάδα σχεδιασμού που περιέχει τις εφαρμογές των υποπρογραμμάτων και των πράξεων που δηλώθηκαν στο πακέτο της.

Η δήλωση διαμόρφωσης είναι μια βασική μονάδα σχεδιασμού χωρίς αντίστοιχη δευτερεύουσα. Χρησιμοποιείται για να καθορίσει τον τρόπο με τον οποίο μια ιεραρχική σχεδίαση πρόκειται να κατασκευαστεί από μια σειρά από δευτερεύοντα στοιχεία.

Η δήλωση πλαισίου είναι μια νέα πρωτογενή μονάδα με καμία αντίστοιχη δευτεροβάθμια και προστέθηκε στην VHDL-2008. Επιτρέπει πολλαπλές ρήτρες πλαισίου να ομαδοποιηθούν.

#### **1.4 Συμπέρασμα**

Οι ικανότητες της VHDL την καθιστούν το επίκεντρο της παραγωγής ηλεκτρονικού σχεδιασμού από την αρχική της επικύρωση από το IEEE το 1987. Η φορητότητα της, η δυνατότητα εκτέλεσης οποιοδήποτε κυκλώματος ασχέτως τεχνολογίας και μεγέθους είναι λίγα από τα κύρια στοιχεία που τροφοδότησαν την σύγχρονη τεχνολογία σύνθεσης και επέτρεψε την ανάπτυξη εταιριών ημιαγωγών SIC.

Από την αρχή της, η VHDL είναι μια ισχυρή γλώσσα με πολλές γλωσσικές δομές ικανή να περιγράψει και την πιο περίπλοκη συμπεριφορά. Περιέχει τους δικούς της συντακτικούς και γραμματικούς κανόνες και μπορεί εύκολα να θεωρηθεί ως μία ξεχωριστή γλώσσα προγραμματισμού. Λόγω του μεγέθους της δεν θα γίνει περαιτέρω αναφορά σε αυτήν.

## ΔΕΥΤΕΡΟ ΚΕΦΑΛΑΙΟ: PLD's - FPGAs

### 2.1 Εισαγωγή

Με την δημιουργία τεχνολογίας μεγάλης κλίμακας εφαρμογής ολοκληρωμένων κυκλωμάτων ή αλλιώς VLSI (Very large scale Integration) έχει καταστεί πλέον δυνατόν η δημιουργία και η εφαρμογή ισχυρών ψηφιακών κυκλωμάτων με χαμηλό κόστος. Είναι πλέον δυνατή η κατασκευή chip με εκατομμύρια τρανζίστορ, όπως αποδεικνύεται από τους μικροεπεξεργαστές τελευταίας τεχνολογίας. Τέτοια chip υλοποιούνται με την μέθοδο της πλήρης παραμετροποίησης, όπου όλα τα μέρη του VLSI κυκλώματος προσαρμόζονται προσεκτικά ώστε να καλύψουν ένα συγκεκριμένο σύνολο απαιτήσεων. Τσιπ όπως τα Masked-Programmed Gate Arrays (MPGAs) έδωσαν έναν ευκολότερο τρόπο για το σχεδιασμό και την εφαρμογή ολοκληρωμένων κυκλωμάτων ειδικής εφαρμογής ή αλλιώς Application - Specific Integrated Circuits (ASIC) μέσω προσεγγίσεων που δεν απαιτούν την πλήρη παραμετροποίηση τους. (Semi-Custom Approach).

Κάθε μία όμως από τις παραπάνω μεθόδους απαιτεί εκτεταμένη προσπάθεια κατασκευής λαμβάνοντας αρκετούς μήνες από την αρχή μέχρι την ολοκλήρωσή της. Αυτό έχει ως αποτέλεσμα υψηλό κόστος για κάθε μονάδα, εκτός εάν παραχθούν μεγάλες ποσότητες του ίδιου chip.

Στη βιομηχανία ηλεκτρονικών ειδών, είναι ζωτικής σημασίας να φθάνουν στην αγορά νέα προϊόντα στο συντομότερο δυνατό χρονικό διάστημα, έτσι ο μειωμένος χρόνος σχεδίασης, ανάπτυξης και παραγωγής είναι απαραίτητος. Επιπλέον, είναι σημαντικό ότι ο οικονομικός κίνδυνος που συνεπάγεται η ανάπτυξη ενός νέου προϊόντος να είναι περιορισμένος έτσι ώστε η δημιουργία των πρωτότυπων νέων ιδεών να είναι ευκολότερη. Οι προγραμματιζόμενες Ψηφιακές Συστοιχίες (Field-Programmable Gate Arrays – FPGAs) έχουν προκύψει ως η απόλυτη λύση στα παραπάνω προβλήματα επειδή παρέχουν άμεση κατασκευή και πρωτότυπα πολύ χαμηλού κόστους. Ένα FPGA μπορεί να κατασκευαστεί σε μερικά λεπτά, με το κόστος πρωτότυπου να είναι της τάξεως των \$ 100, και αποτελεί μια προγραμματιζόμενη συσκευή στην οποία η τελική λογική δομή

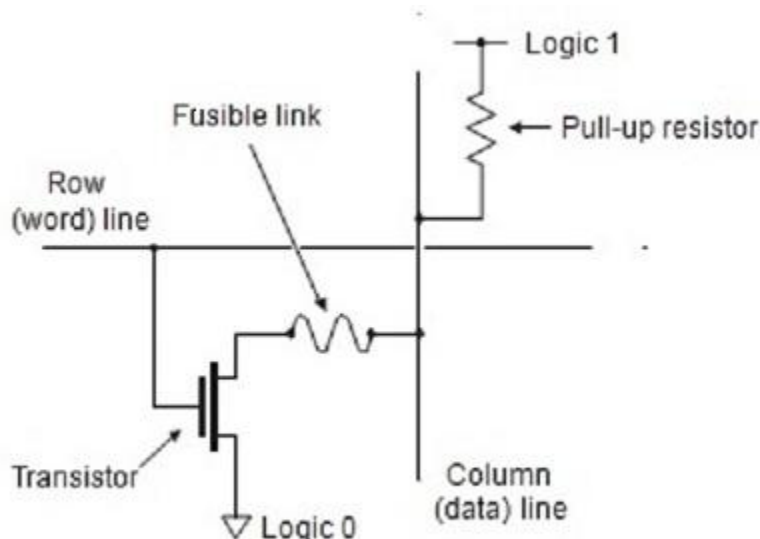
μπορεί να ρυθμιστεί άμεσα από τον τελικό χρήστη, χωρίς τη χρήση εγκαταστάσεων κατασκευής ολοκληρωμένου κυκλωμάτων.

## **2.2 Εξέλιξη των προγραμματιζόμενων συσκευών**

### *2.2.1 PROM*

Οι προγραμματιζόμενες συσκευές έχουν παίξει πολύ σημαντικό ρόλο στο σχεδιασμό ψηφιακού υλικού. Τα chip γενικού σκοπού μπορούν να διαμορφωθούν για μία ευρεία ποικιλία εφαρμογών. Ο πρώτος τύπος προγραμματιζόμενης συσκευής που επέτυχε εκτεταμένη χρήση, ήταν προγραμματιζόμενη μνήμη μόνο για ανάγνωση (Programmable Read-Only Memory - PROM). Αναπτύχθηκαν από την “Harris Semiconductor” το 1970 με την χρήση τεχνολογίας εύτηκτου συνδέσμου (Fusible-Link) από νιχρώμιο. Μια PROM αποτελείται από μια σειρά κυττάρων μόνο για ανάγνωση και προγραμματίζεται μόνο μία φορά κατά την διάρκεια της κατασκευής της. Με τη σειρά του ένα λογικό κύκλωμα μπορεί να υλοποιηθεί, χρησιμοποιώντας τη γραμμή διευθύνσεων της PROM ως τις εισόδους του, ενώ οι έξοδοι καθορίζονται από τα αποθηκευμένα Bits της. Με αυτή τη στρατηγική, οποιοσδήποτε πίνακας αλήθειας είναι δυνατόν να υλοποιηθεί. Ως ένα γενικό παράδειγμα, παραθέεται μια κάπως απλουστευμένη αναπαράσταση ενός τρανζίστορ και εύτηκτου συνδέσμου PROM κυττάρων στο σχήμα που ακολουθεί.

ΣΧΗΜΑ 2.1



Σχήμα 2.1 PROM ενός τρανζίστορ και εύτηκτου συνδέσμου

Ολόκληρη η ROM αποτελείται από έναν αριθμό σειρών (word) και στηλών (data) που στο σύνολό τους σχηματίζουν μία συστοιχία. Κάθε στήλη έχει μία αντίσταση τύπου pull-up που προσπαθεί να την κρατήσει σε μια “ασθενή” λογική τιμή 1 και κάθε διασταύρωση γραμμής-στήλης έχει ένα συσχετιζόμενο τρανζίστορ το οποίο μπορεί, ενδεχομένως, να αποτελέσει μια “προγραμματιζόμενη” σύνδεση.

Η πλειοψηφία της ROM μπορεί να προκατασκευαστεί, και η ίδια βασική αρχιτεκτονική μπορεί να χρησιμοποιηθεί για πολλαπλούς σκοπούς. Όταν πρόκειται για την προσαρμογή της συσκευής για συγκεκριμένη χρήση, μία “μήτρα” χρησιμοποιείται για να καθορίσει ποιά κύτταρα είναι να περιλαμβάνουν μια “προγραμματιζόμενη” σύνδεση και ποιά κύτταρα πρόκειται να κατασκευαστούν χωρίς αυτήν.

Τώρα ας εξετάσουμε τί συμβαίνει όταν μια σειρά τοποθετείται στην ενεργή της κατάσταση, στην προσπάθεια δηλαδή, να ενεργοποιηθούν όλα τα τρανζίστορ που συνδέονται με την εν λόγω σειρά. Στην περίπτωση που ένα κύτταρο περιλαμβάνει μια “προγραμματιζόμενη” σύνδεση, ενεργοποιώντας το τρανζίστορ αυτού του κυττάρου, θα



συνδέσει η γραμμή διαμέσου του τρανζίστορ με τη λογική τιμή 0, έτσι ώστε η τιμή που εμφανίζεται στην εν λόγω στήλη, όπως φαίνεται από το εξωτερικό περιβάλλον, θα είναι ένα 0. Συγκριτικά, στην περίπτωση ενός κυττάρου που δεν περιέχει “προγραμματιζόμενη” σύνδεση, το τρανζίστορ του δεν θα έχει κανένα αποτέλεσμα. Έτσι λοιπόν η pull-up αντίσταση που σχετίζεται με την εν λόγω στήλη θα την κρατήσει στην τιμή του λογικού 1, η οποία θα είναι και η αξία που θα παρουσιαστεί εκτός του κυττάρου.

Δύο βασικές εκδόσεις PROMs είναι διαθέσιμες, εκείνες που μπορούν να προγραμματιστούν μόνο από τον κατασκευαστή και εκείνες που μπορούν να προγραμματιστούν από τον τελικό χρήστη. Ο πρώτος τύπος ονομάζεται Mask-programmable ενώ ο δεύτερος Field-programmable. Στο πλαίσιο της εφαρμογής των λογικών κυκλωμάτων, ανώτερη ταχύτητα μπορεί να επιτευχθεί με ένα Mask-Programmable τσιπ επειδή οι συνδέσεις στο εσωτερικό της συσκευής είναι δυνατό να ενσωματωθούν κατά την κατασκευή του. Σε αντίθεση με τις συνδέσεις ενός Field – Programmable τσιπ που εμπεριέχουν πάντοτε κάποιο είδος προγραμματιζόμενου διακόπτη (όπως μια ασφάλεια), που από τη φύση του είναι πιο αργός συγκριτικά με μια ενσωματωμένη σύνδεση. Ωστόσο, μια προγραμματιζόμενη συσκευή προσφέρει πλεονεκτήματα που συχνά αντισταθμίζουν τις ελλείψεις στην ταχύτητα απόδοσης του.

1. Τα Field-Programmable τσιπ είναι λιγότερο δαπανηρά κατά την παραγωγή μικρών ποσοτήτων συγκριτικά με τα mask-programmable εξαιτίας των έτοιμων προς χρήση συστατικών τους. Μια μονάδα παραγωγής ολοκληρωμένων κυκλωμάτων πρέπει να διαθέτει τα απαραίτητα εργαλεία ώστε να μπορέσει να παράξει mask-programmable τσιπ, το οποίο συνεπάγεται μεγάλη επιβάρυνση στο τελικό κόστος.

2. Επιπλέον, τα Field-Programmable τσιπ μπορούν να προγραμματιστούν αμέσως μέσα σε λίγα λεπτά, ενώ οι mask-programmable συσκευές κατασκευάζονται σε μία περίοδο εβδομάδων ή μηνών.

### 2.2.1.1 EPROM και EEPROM

Υπάρχουν δύο παραλλαγές της PROM. Η διαγραφόμενη προγραμματιζόμενη μνήμη μόνο για ανάγνωση - Erasable Programmable Read-Only Memory (EPROM) και η ηλεκτρικά διαγραφόμενη προγραμματιζόμενη μνήμη - Electrically Erasable Programmable Read-Only Memory (EEPROM) που προσφέρουν ένα πρόσθετο πλεονέκτημα. Και οι δύο μπορούν να διαγραφούν και να επανα-προγραμματιστούν πολλές φορές. Σε ορισμένες εφαρμογές, και ιδίως κατά τα πρώτα στάδια του σχεδιασμού λογικών κυκλωμάτων, ο επανα-προγραμματισμός είναι ένα ιδιαίτερα ελκυστικό χαρακτηριστικό.

Ενώ η PROM είναι μια βιώσιμη εναλλακτική λύση για την πραγματοποίηση απλών λογικών κυκλωμάτων, είναι σαφές όμως ότι οι δομές της είναι καταλληλότερες για την εφαρμογή των μνημών στους ηλεκτρονικούς υπολογιστές.

### *2.2.2 PLD Programmable Logic Devices*

Ένας άλλος τύπος προγραμματιζόμενης συσκευής, ειδικά σχεδιασμένος για την εφαρμογή λογικών κυκλωμάτων, είναι η προγραμματιζόμενη λογική συσκευή ή αλλιώς Programmable Logic Device (PLD). Ένα PLD τυπικά αποτελείται από μία συστοιχία AND πυλών συνδεδεμένες με μία συστοιχία από OR πύλες. Η πιο βασική έκδοση ενός PLD είναι η «Programmable Array Logic» (PAL). Ένα PAL αποτελείται από ένα επίπεδο προγραμματιζόμενων AND gates που ακολουθείται από ένα καθορισμένο επίπεδο πυλών OR. Στα περισσότερα chip τα αποτελέσματα των πυλών OR μπορούν προαιρετικά να καταχωρηθούν από ένα flip-flop. Επιπλέον τα PAL δίνουν την δυνατότητα προγραμματισμού από τον τελικό χρήστη, η οποία επιτυγχάνεται με την χρήση EPROM ή EEPROM τεχνολογίας.

### *2.2.3 PLA Programmable Logic Arrays*

Μια πιο ευέλικτη έκδοση του PAL είναι η προγραμματιζόμενη λογική συστοιχία ή αλλιώς Programmable Logic Array (PLA). Ένα PLA επίσης αποτελείται από μία συστοιχία AND gates συνδεδεμένες με μία συστοιχία από OR gates με την διαφορά ότι

οι συνδέσεις μεταξύ των δύο επιπέδων είναι προγραμματιζόμενες . Είναι διαθέσιμα τόσο σε Mask-Programmable αλλά και σε Field-Programmable εκδόσεις.

Με την απλή δομή των δύο επιπέδων τους, και οι δύο τύποι PLDs που περιγράφονται παραπάνω επιτρέπουν την εφαρμογή λογικών κυκλωμάτων υψηλής ταχύτητας. Ωστόσο αυτή η απλή τους δομή οδηγεί επίσης και στο κύριο μειονέκτημα τους. Μπορούν να εφαρμόσουν μόνο μικρά λογικά κυκλώματα που μπορούν να παρασταθούν με ένα περιορισμένο εύρος προϊόντων, καθώς η δομή των εσωτερικών διασυνδέσεων θα αυξανόταν άσκοπα.

#### 2.2.4 MPGAs

Ο πιο γενικός τύπος των προγραμματιζόμενων συσκευών αποτελείται από μια συστοιχία αδέσμευτων στοιχείων που μπορούν να διασυνδεθούν σύμφωνα με τις προδιαγραφές και απαιτήσεις του χρήστη. Αυτή η κατηγορία συσκευών είναι αλλιώς γνωστή ως Mask-Programmable Gate Arrays (MPGAs). Το πιο δημοφιλές MPGAs αποτελείται από σειρά τρανζίστορ που μπορούν να διασυνδεθούν για να εφαρμοστεί ένα επιθυμητό κύκλωμα λογικής. Καθορισμένες από το χρήστη συνδέσεις είναι διαθέσιμες τόσο στο εσωτερικό των σειρών (για να εφαρμοστούν βασικές λογικές πύλες) αλλά και μεταξύ των στηλών (για τη σύνδεση βασικών πυλών μεταξύ τους). Εκτός από τις σειρές των τρανζίστορ παρέχεται επιπλέον κύκλωμα το οποίο χειρίζεται τις εισόδους και εξόδους στις εξωτερικές ακίδες του τσιπ. Σε ένα MPGA, όλα τα στρώματα που καθορίζουν το κύκλωμα του τσιπ είναι προκαθορισμένα από τον κατασκευαστή, εκτός από εκείνα που καθορίζουν τα τελικά μεταλλικά στρώματα. Αυτά τα μεταλλικά στρώματα προσαρμόζονται για τη σύνδεση των τρανζίστορ στη συστοιχία, εφαρμόζοντας με αυτό τον τρόπο το επιθυμητό τελικό κύκλωμα. Τα MPGAs έχουν ένα σχετικά μεγάλο μη επαναλαμβανόμενο κόστος σχεδίασης (Non-Recurring Engineering cost ή NRE) τόσο για την κατασκευή του chip αλλά και λόγω της ανάγκης να δημιουργηθεί το τελικό μεταλλικό στρώμα. Ωστόσο, το κόστος ανά μονάδα μειώνεται σημαντικά όταν απαιτούνται μεγάλοι όγκοι.

Το κύριο πλεονέκτημα των MPGAs συγκριτικά με τα PLDs είναι ότι παρέχουν μια γενική δομή που επιτρέπει την υλοποίηση πολύ μεγαλύτερων κυκλωμάτων. Αυτό οφείλεται κυρίως στη δομή της διασύνδεσής τους, η οποία κλιμακώνεται αναλογικά με το μέγεθος του λογικού κυκλώματος. Από την άλλη πλευρά, δεδομένου ότι τα MPGAs παρέχουν την δυνατότητα προγραμματισμού (Mask-Programmable) απαιτούν σημαντικό χρόνο κατασκευής και επιβαρύνονται με υψηλό αρχικό κόστος.

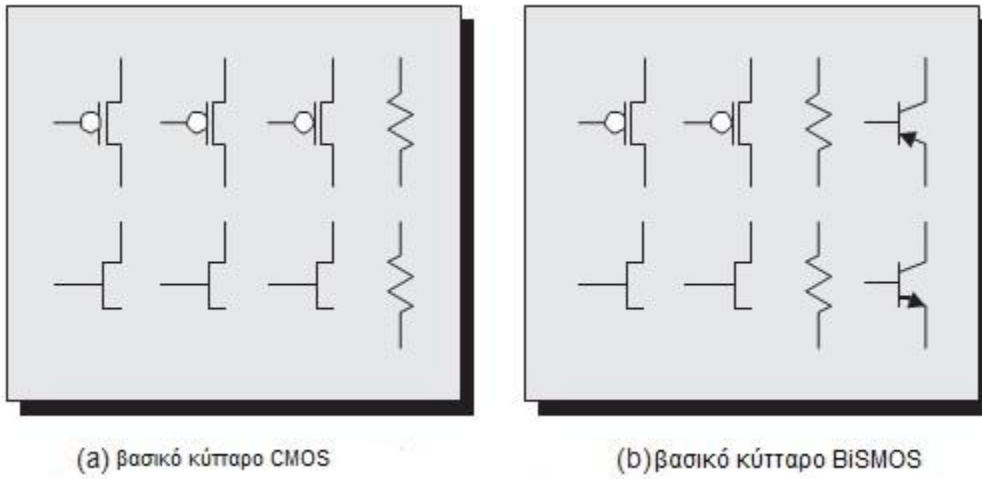
#### 2.2.5 ASICs (*application- specific integrated circuits*)

Σε αυτό το σημείο, είναι αναγκαία μία αναφορά στα ολοκληρωμένα κυκλώματα ειδικών εφαρμογών ή αλλιώς ASICs (*application- specific integrated circuits*). Όπως δηλώνετε και από το όνομα τους δεν αποτελούν κομμάτι των PLDs που αναφέρθηκαν παραπάνω, αλλά το εναντίον, αποτελούν θεωρητικά το άλλο άκρο των ψηφιακών ολοκληρωμένων κυκλωμάτων. Τα ASICs κατά την κατασκευή τους δεν εξυπηρετούν ένα γενικό σκοπό αλλά προσαρμόζονται για μια συγκεκριμένη χρήση. Τέσσερις είναι οι κύριοι τύποι ASICs : Πλήρης Προσαρμοσμένα (Full Custom), συστοιχίες πυλών (Gate Arrays), δομημένα ASICs (Structured ASICs) και συσκευές βασικών κυττάρων (Standard cell devices). Με εξαίρεση τις συστοιχίες πυλών οι υπόλοιπες κατηγορίες έχουν μικρό ενδιαφέρον στη παρούσα εργασία και δεν θα γίνει αναφορά σε αυτές.

Η έννοια της συστοιχίας πυλών προήρθε από εταιρείες όπως η IBM και η Fujitsu ήδη από τα τέλη της δεκαετίας του 1960. Ωστόσο, αυτές οι πρώιμες συσκευές ήταν διαθέσιμες μόνο για εσωτερική κατανάλωση, και μέχρι τα μέσα της δεκαετίας του 1970 με την εισαγωγή συστοιχιών βασισμένες στην τεχνολογία CMOS (*complementary metal-oxide semiconductor*) έγιναν εμπορικά διαθέσιμες για αυτούς που ήταν διατιθέμενοι να πληρώσουν.

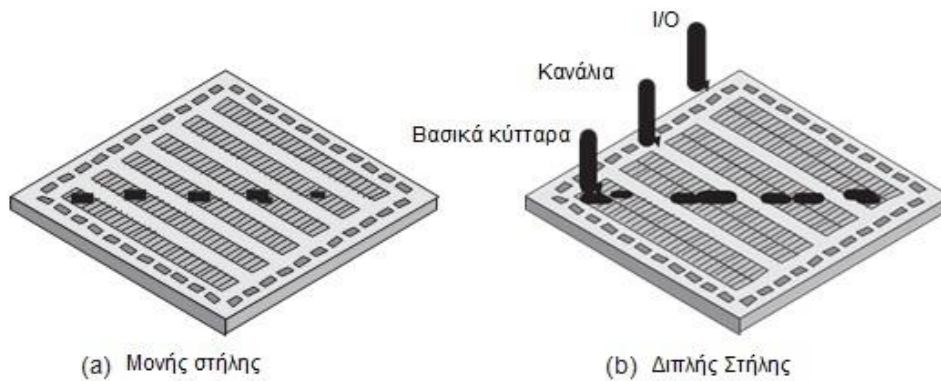
Η έννοια των gate arrays βασίζεται στην ιδέα ενός βασικού κυττάρου που αποτελείται από μια συλλογή από ασύνδετα τρανζίστορ και αντιστάσεις. Κάθε κατασκευάστρια εταιρία καθορίζει ποια θεωρεί ότι είναι η βέλτιστη σύνθεση των συστατικών που παρέχονται από το βασικό κύτταρο της. Στο σχήμα που ακολουθεί παραπέμπονται δύο είδη βασικών κυττάρων.

ΣΧΗΜΑ 2.2



Η διαδικασία αρχίζει με την προκατασκευή τσιπ πυριτίου που περιέχουν διατάξεις αυτών των βασικών κυττάρων. Τα κύτταρα που παρουσιάζονται είναι τυπικά είτε ως μονής ή ως διπλής στήλης συστοιχίες ενώ οι ελεύθερες περιοχές μεταξύ τους είναι γνωστές ως τα κανάλια (Σχήμα 2.3).

ΣΧΗΜΑ 2.3



Εξαιτίας αυτής της αρχιτεκτονικής οι συσκευές αυτές συχνά αναφέρονται με την ονομασία θάλασσα από κύτταρα ή πύλες.

Η αντίστοιχη κατασκευάστρια εταιρία είναι υπεύθυνη για τον ορισμό των λογικών λειτουργιών, όπως βασικές Boolean εξισώσεις, πολυπλέκτες και καταχωρητές τα οποία θα χρησιμοποιηθούν από τους μηχανικούς σχεδιασμού του τελικού ολοκληρωμένου κυκλώματος. Κάθε μία από αυτές τις λογικές λειτουργίες «οικοδόμησης» είναι γνωστές ως κύτταρα (καμία συσχέτιση με *τα βασικά κύτταρα* που περιγράφηκαν πιο πάνω), ενώ το σύνολο των λειτουργιών που υποστηρίζονται από τον κατασκευαστή είναι γνωστό ως βιβλιοθήκη του κυττάρου. Με την σειρά τους οι σχεδιαστές καταλήγουν σε μια λίστα (συνήθως ένα απλό .txt αρχείο) από τις λογικές πύλες που θέλουν να χρησιμοποιήσουν καθώς επίσης και τις απαιτούμενες πληροφορίες για τις μεταξύ τους συνδέσεις. Ειδικά εργαλεία λογισμικού χρησιμοποιούνται για την ειδική χαρτογράφηση, τοποθέτηση, δρομολόγηση και ταξινόμηση των λογικών πυλών σε συγκεκριμένα βασικά κύτταρα καθώς επίσης πως αυτά θα πρέπει να συνδεθούν μεταξύ τους. Με την σειρά τους αυτά τα αποτελέσματα χρησιμοποιούνται για την δημιουργία της μήτρας που με την σειρά της αποτελεί την βάση για την δημιουργία των μεταλλικών στρωμάτων που θα συνδέουν τα συστατικά στο εσωτερικό των βασικών κυττάρων και επίσης θα συνδέουν το ένα βασικό κύτταρο στο άλλο και στις εισόδους και εξόδους της συσκευής.

Οι συστοιχίες πυλών προσφέρουν σημαντικά πλεονεκτήματα όσον αφορά το κόστος παραγωγής τους, διότι τα τρανζίστορ και τα άλλα συστατικά είναι προκατασκευασμένα, ενώ μόνο τα μεταλλικά στρώματα πρέπει να προσαρμοστούν ανάλογα με το απαιτούμενο τελικό κύκλωμα.

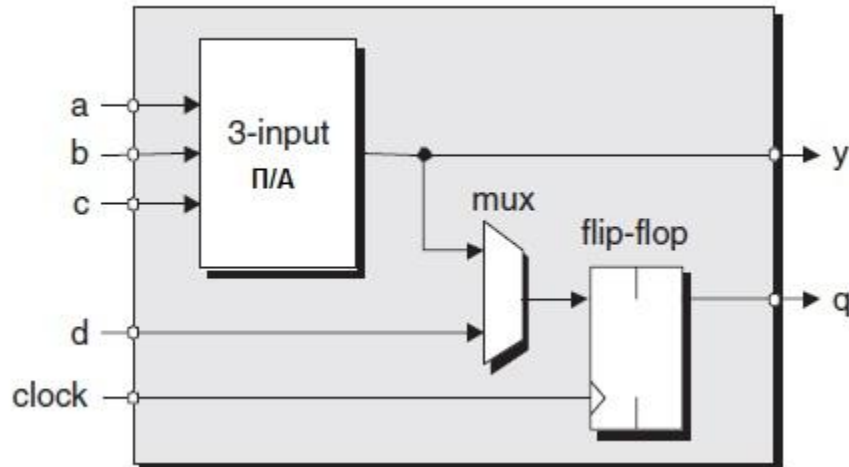
### **2.3 Προγραμματιζόμενες Ψηφιακές συστοιχίες (FPGAs)**

Μία προγραμματιζόμενη ψηφιακή συστοιχία ή αλλιώς Field-Programmable Gate Array – (FPGA) συνδυάζει πολλά από τα πλεονεκτήματα ενός PLD και ενός ASIC όπως τη δυνατότητα προγραμματισμού του πρώτου και την κλιμακούμενη δομή διασύνδεσης του δεύτερου, ενώ την ίδια στιγμή προσφέρουν χαμηλό κόστος και χρόνο παραγωγής.

Αυτό έχει ως αποτέλεσμα την δημιουργία προγραμματιζόμενων συσκευών με πολύ υψηλότερη πυκνότητα λογικής.

Το πρώτο FPGA αναπτύχθηκε από την Xilinx και το οποίο διατέθηκε στην αγορά το 1984. Τα πρώτα αυτά τσιπ βασίστηκαν στην τεχνολογία CMOS ενώ χρησιμοποιούσαν κελιά τύπου SRAM (Static Random Access Memory) για σκοπούς της διαμόρφωσης τους. Αν και αυτές οι πρώιμες συσκευές ήταν απλές και περιελάμβαναν σχετικά λίγες πύλες, συγκριτικά με τα σύγχρονα πρότυπα, πολλές από τις πτυχές της υποκείμενης αρχιτεκτονικής τους εξακολουθούν να χρησιμοποιούνται μέχρι και σήμερα. Βασισμένα στην έννοια ενός προγραμματιζόμενου λογικού «κορμού» (logic blocks) περιελάμβαναν έναν πίνακα αληθείας τριών εισόδων, έναν καταχωρητή που θα μπορούσε να λειτουργήσει ως flip-flop και ένα πολυπλέκτη, καθώς επίσης και μερικά άλλα στοιχεία που δεν παρουσιάζουν ιδιαίτερο ενδιαφέρον εδώ. Στο παρακάτω σχήμα παρατίθεται ένα πολύ απλό προγραμματιζόμενο λογικό μπλοκ.

ΣΧΗΜΑ 2.4



Σχήμα 2.4 Βασικά στοιχεία διαμόρφωσης ενός απλού λογικού μπλοκ.

Κάθε FPGA περιείχε ένα μεγάλο αριθμό αυτών των προγραμματιζόμενων λογικών μπλοκ. Με τη βοήθεια των κατάλληλων κυττάρων προγραμματιζόμενης SRAM,

κάθε λογικό μπλοκ στη συσκευή μπορούσε να ρυθμιστεί ώστε να εκτελεί μια διαφορετική λειτουργία. Κάθε καταχωρητής μπορούσε να ρυθμιστεί ώστε να περιέχει μια λογική τιμή 0 ή 1 και να ενεργεί ως ένα flip-flop (όπως φαίνεται στο Σχήμα 2.4). Ο καταχωρητής με την σειρά του μπορούσε να ρυθμιστεί ώστε να ενεργοποιείται από ένα θετικό ή αρνητικό ρολόι (το σήμα του ρολογιού ήταν κοινό σε όλα τα λογικά μπλοκ), ενώ ο πολυπλέκτης που τροφοδοτούσε το flip-flop θα μπορούσε να διαμορφωθεί έτσι ώστε να δέχεται την έξοδο από τον πίνακα αληθείας ή από μία ξεχωριστή είσοδο στο λογικό μπλοκ και τέλος ο Π/Α μπορούσε να ρυθμιστεί ώστε να αντιπροσωπεύει οποιαδήποτε λογική λειτουργία τριών εισόδων.

### *2.3.1 Αρχιτεκτονικές FPGA*

Στο κομμάτι που ακολουθεί γίνεται μία εκτεταμένη αναφορά σε μία ποικιλία από αρχιτεκτονικές ενός FPGA, πολλές από τις οποίες χρησιμοποιούνται ως σήμερα από τις κατασκευάστριες εταιρίες. Επιπλέον γίνεται παρουσίαση των βασικών πρόσθετων στοιχείων που περιλαμβάνονται σε ένα σύγχρονο τσιπ, όπως πολλαπλασιαστές, ενσωματωμένους επεξεργαστές, κ.α.

#### 2.3.1.1 SRAM και Antifuse Τεχνολογίες

Η πλειοψηφία των FPGAs βασίζεται στη χρήση κυττάρων SRAM για την παραμετροποίηση τους, πράγμα που σημαίνει ότι μπορούν να ρυθμιστούν ξανά και ξανά. Τα κύρια πλεονεκτήματα αυτής της τεχνικής είναι ότι οι νέες σχεδιαστικές ιδέες μπορούν να ελεγχθούν και να εφαρμοστούν γρήγορα, ενώ την ίδια στιγμή τα εξελισσόμενα πρότυπα και πρωτόκολλα μπορούν να συμπεριληφθούν σχετικά εύκολα. Επιπλέον, όταν το σύστημα ενεργοποιείται για πρώτη φορά, το FPGA μπορεί αρχικά να προγραμματιστεί ώστε να εκτελέσει μία λειτουργία όπως ένα τεστ αυτοελέγχου και στη συνέχεια να επαναπρογραμματιστεί προκειμένου να εκπληρώσει το κυρίως έργο του.

Ένα άλλο μεγάλο πλεονέκτημα της προσέγγισης που βασίζεται σε SRAM τεχνολογία είναι ότι αυτές οι συσκευές αποτελούν την τελευταία λέξη της τεχνολογίας. Οι προμηθευτές των FPGA μπορούν να αξιοποιήσουν το γεγονός ότι πολλές άλλες



εταιρείες που ειδικεύονται σε συσκευές μνήμης δαπανούν τεράστια ποσά για την έρευνα και ανάπτυξη σε αυτόν τον τομέα προσθέτοντας έτσι ένα υψηλό τελικό κόστος στις διαθέσιμες συσκευές τους. Επιπλέον, τα κύτταρα SRAM δημιουργούνται χρησιμοποιώντας ακριβώς τις ίδιες τεχνολογίες CMOS όπως και το υπόλοιπο της συσκευής, έτσι δεν απαιτούνται ειδικά βήματα επεξεργασίας για να δημιουργηθούν αυτά τα συστατικά.

Δυστυχώς όμως τίποτα δεν είναι τέλει. Αυτά τα SRAM τσιπ είναι και ο λόγος για το βασικότερο μειονέκτημα αυτών των συσκευών. Από την φύση της μια RAM είναι πτητικού χαρακτήρα, το οποίο σημαίνει απώλεια όλων των αποθηκευμένων Bit πληροφοριών με την διακοπή της τάσης τροφοδοσίας από το σύστημα. Οπότε η συσκευή θα πρέπει να αναδιαμορφώνεται κάθε φορά που μπαίνει σε λειτουργία, κάτι το οποίο προϋποθέτει χρόνο μέχρι το τελικό σύστημα το οποίο στεγάζεται να γίνει λειτουργικό, ενώ ταυτόχρονα απαιτεί τη χρήση μίας ειδικής συσκευής μνήμης εντός του τσιπ (κάτι το οποίο αυτομάτως αυξάνει τόσο το κόστος όσο και το τελικό μέγεθος) ή ενός μικροεπεξεργαστή.

Ένα άλλο ζήτημα όσον αφορά τα SRAM FPGAs είναι τα προβλήματα προστασίας της πνευματικής περιουσίας με την μορφή του τελικού σχεδίου, καθώς το αρχείο διαμόρφωσης που χρησιμοποιείται για τον προγραμματισμό της συσκευής αποθηκεύεται σε κάποια μορφή εξωτερικής μνήμης. Ας μην ξεχνάμε ότι υπάρχουν εταιρίες σε όλο τον κόσμο που ειδικεύονται στην ανάκτηση σχεδίων μέσω τεχνικών reverse engineering. Έτσι, αν ένα σχέδιο είναι αντικείμενο υψηλής κερδοφορίας, μπορείτε να στοιχηματίσετε ότι υπάρχουν πολλοί που είναι έτοιμοι και πρόθυμοι να το αντιγράψουν με την πρώτη ευκαιρία.

Στην πραγματικότητα, το ζήτημα εδώ δεν έχει σχέση με κάποιον που κλέβει την πνευματική περιουσία σας αντιστρέφοντας το περιεχόμενο του αρχείου διαμόρφωσης, αλλά μάλλον η ικανότητά τους να κλωνοποιήσουν ολοκληρωτικά το σχέδιό σας, ανεξάρτητα από το αν κατανοούν πώς αυτό εκτελεί τις λειτουργίες του και χρησιμοποιώντας άμεσα διαθέσιμη τεχνολογία να αναπαράγουν πλήρως την τελική συσκευή.

Ευτυχώς, ορισμένα από τα σύγχρονα SRAM FPGAs παρέχουν την δυνατότητα κρυπτογράφησης. Στην περίπτωση αυτή, τα δεδομένων της τελικής διαμόρφωσης κρυπτογραφούνται προτού αποθηκευτούν στην εξωτερική συσκευή μνήμης. Με την σειρά του το κλειδί κρυπτογράφησης φορτώνεται σε έναν ειδικό SRAM καταχωρητή μέσα στο FPGA διαμέσω της θύρας JTAG. Σε συνδυασμό με κάποια συσχετιζόμενη λογική, αυτό το κλειδί επιτρέπει στην εισερχόμενη κρυπτογραφημένη ροή Bit να αποκρυπτογραφηθεί καθώς αυτή φορτώνεται στη συσκευή.

Το κύριο μειονέκτημα σε αυτή την τεχνική είναι ότι χρειάζεστε μια εφεδρική μπαταρία στην πλακέτα του κυκλώματος ώστε να διατηρεί τα περιεχόμενα του καταχωρητή στον οποίο είναι αποθηκευμένο το κλειδί κρυπτογράφησης όταν το σύστημα αποσυνδεθεί από το ρεύμα. Αυτή η μπαταρία έχει διάρκεια ζωής μερικά χρόνια ή ακόμα και δεκαετίες, επειδή χρειάζεται μόνο να διατηρεί ένα μόνο καταχωρητή στη συσκευή, αλλά ταυτόχρονα προσθέτει στο μέγεθος, το βάρος, την πολυπλοκότητα και το κόστος του κυκλώματος.

Σε αντίθεση με τις συσκευές που βασίζονται στην τεχνολογία SRAM, οι οποίες προγραμματίζονται αφού πρώτα τοποθετηθούν στο τελικό σύστημα, οι συσκευές με βάση την τεχνολογία «αντί-ασφάλειας» προγραμματίζονται off line χρησιμοποιώντας μια ειδική συσκευή προγραμματισμού. Οι υποστηρικτές αυτής της αρχιτεκτονικής είναι περήφανοι να επισημάνουν μια συλλογή από όχι και τόσο ευκαταφρόνητα πλεονεκτήματα. Πρώτα από όλα, οι συσκευές αυτές είναι μη πτητικές ( τα δεδομένα διαμόρφωσης τους παραμένουν όταν το σύστημα πάψει να τροφοδοτείται), πράγμα που σημαίνει ότι είναι άμεσα διαθέσιμα, το συντομότερο δυνατόν όταν περάσει ρεύμα από το σύστημα. Εξαιτίας αυτού του χαρακτηριστικού τους δεν απαιτούν ένα πρόσθετο εξωτερικό τσιπ για την αποθήκευση των δεδομένων διαμόρφωσης, το οποίο με την σειρά του εξοικονομεί τόσο χρήμα αλλά επίσης και χώρο στο τελικό τσιπ.

Ένα αξιοσημείωτο πλεονέκτημα είναι το γεγονός ότι η δομή της διασύνδεσης τους είναι σχετικά άθικτη από τις επιπτώσεις της ακτινοβολίας. Αυτό έχει ιδιαίτερο ενδιαφέρον στην περίπτωση των εφαρμογών με στρατιωτικό και αεροδιαστημικό ενδιαφέρον, διότι η κατάσταση ενός κυττάρου SRAM μπορεί να "γυρίσει" αν αυτό το

κελί πληγεί από ακτινοβολία. Θα πρέπει επίσης να σημειωθεί ότι κάθε flip-flop σε αυτές τις συσκευές παραμένουν ευαίσθητα στην ακτινοβολία. Τα τσιπ που προορίζονται για περιβάλλοντα υψηλής έντασης ακτινοβολίας κατασκευάζονται σύμφωνα με την τεχνική του τριπλού πλεονασμού. Αυτό παραπέμπει σε τρία αντίγραφα κάθε καταχωρητή και προβαίνει σε ψηφοφορία πλειοψηφίας πριν ολοκληρωθεί κάποια ενέργεια. Ιδανικά τα τρία μητρώα θα περιέχουν τις ίδιες τιμές αλλά στο ενδεχόμενο κατά το οποίο κάποιο έχει αλλάξει τιμή έτσι ώστε για παράδειγμα δύο μητρώα περιέχουν 0 ενώ το τρίτο περιέχει 1, τότε επικρατούν τα δύο που περιέχουν και την επιθυμητή αρχικά τιμή διασφαλίζοντας έτσι την ορθή λειτουργία του συστήματος.

Ίσως όμως το πιο σημαντικό πλεονέκτημα των antifuse FPGAs βασίζεται στο ότι τα δεδομένα διαμόρφωσης τους είναι «θαμμένα» βαθιά μέσα τους. Καθώς κάθε αντισφάλεια είναι υπό επεξεργασία, ο προγραμματιστής της συσκευής την ελέγχει έτσι ώστε να προσδιορίσει πότε το στοιχείο αυτό έχει πλήρως προγραμματιστεί πριν συνεχίσει στην επόμενη. Με αυτόν τον τρόπο ο προγραμματιστής μπορεί να επαληθεύσει ότι η διαμόρφωση πραγματοποιήθηκε με επιτυχία, κάτι το οποίο είναι ένα εξέχον χαρακτηριστικό όταν μιλάμε για συσκευές που μπορεί περιέχουν δεκάδες ή και εκατοντάδες εκατομμύρια προγραμματιζόμενων στοιχείων.

Μόλις η συσκευή έχει προγραμματιστεί, είναι δυνατό να ρυθμιστεί μία ειδική ασφάλεια που εν συνεχεία εμποδίζει την εγγραφή περαιτέρω δεδομένων προγραμματισμού (με τη μορφή της παρουσίας ή της απουσίας μιας αντί-ασφάλειας) στην συσκευή. Ακόμα και αν το καπάκι της συσκευής αφαιρεθεί, τόσο η προγραμματισμένες όσο και οι απρογραμμάτιστες ασφάλειες φαίνονται να είναι πανομοιότυπες, και το γεγονός ότι είναι θαμμένες στα εσωτερικά μεταλλικά στρώματα καθιστά σχεδόν αδύνατο να αντιστραφεί το σχέδιο.

Τέλος, υπάρχει και μία σειρά από δευτερεύοντα πλεονεκτήματα, όπως χαμηλή κατανάλωση, μικρότερος χρόνος επικοινωνίας μεταξύ των εσωτερικών διασυνδέσεων ενώ ταυτόχρονα είναι μικρό σε μέγεθος και έτσι το κύτταρο καταλαμβάνει πολύ λιγότερο χώρο στο τσιπ από ένα ισοδύναμο SRAM. Όλα από τα παραπάνω σημεία θα ήταν αλήθεια ... αν συγκρίναμε δύο συσκευές που ανήκαν στον ίδιο τεχνολογικό κόμβο (για

παράδειγμα στα 0,09  $\mu\text{m}$ ). Επειδή η τεχνολογία antifuse απαιτεί τη χρήση περίπου τριών επιπλέον διαδικαστικών σταδίων μετά την ολοκλήρωση της κύριας διαδικασίας παρασκευής, οι συσκευές βασισμένες σε antifuse αρχιτεκτονική είναι πάντα τουλάχιστον μία ή και συνήθως αρκετές γενεές (κόμβοι τεχνολογίας) πίσω από τα αντίστοιχα SRAM στοιχεία, γεγονός το οποίο εξαλείφει τα όποια πλεονεκτήματα σε ταχύτητα και ενεργειακή κατανάλωση.

Φυσικά, το κύριο μειονέκτημα τους είναι ότι, είναι συσκευές OTP ( One time programmable). Όπως πηγάζει και από το όνομα, με το που ολοκληρωθεί ο προγραμματισμός ενώ τέτοιου FPGA οι λειτουργίες του έχουν οριστεί επ' αόριστο. Αυτό τα καθιστά μια κακή επιλογή για χρήση σε εξελισσόμενο περιβάλλον ή για την ανάπτυξη πρωτοτύπων.

#### 2.3.1.2 EEPROM/FLASH Συσκευές

Τα FPGAs βασισμένα σε EPROM ή Flash τεχνολογίες είναι παρόμοια με τα αντίστοιχα SRAM εξαιτίας του γεγονός ότι τα κύτταρα διαμόρφωσή τους συνδέονται μεταξύ τους σε μια μακρά αλυσίδα. Αυτές οι συσκευές μπορούν να διαμορφωθούν εκτός του τελικού συστήματος χρησιμοποιώντας μία ειδική συσκευή. Εναλλακτικά, κάποιες εκδόσεις είναι προγραμματιζόμενες εντός του συστήματος, ή αλλιώς ISP (In System programmable), αλλά ο χρόνος προγραμματισμού τους είναι περίπου τρεις φορές μεγαλύτερος από αυτόν ενός συστατικού SRAM.

Μόλις προγραμματιστούν, τα δεδομένα που περιέχουν είναι μη πτητικά, οπότε αυτές οι συσκευές θα είναι άμεσα λειτουργήσιμες όταν εφαρμόζεται ισχύς για πρώτη φορά στο σύστημα. Όσον αφορά την προστασία, ορισμένες από αυτές τις συσκευές χρησιμοποιούν την έννοια ενός κλειδιού πολλαπλών Bit, το οποίο μπορεί να κυμαίνεται από περίπου 50 μέχρι αρκετές εκατοντάδες σε μέγεθος. Μόλις η συσκευή έχει προγραμματιστεί, μπορείτε να φορτώσετε το επιλεγμένο κλειδί (συστοιχία bit) για να ασφαλίσετε τα δεδομένα διαμόρφωσης του. Αφού το κλειδί έχει φορτωθεί, ο μόνος τρόπος για να διαβαστούν δεδομένα από τη συσκευή, ή να προστεθούν νέα δεδομένα σε

αυτήν, είναι να φορτωθεί ένα αντίγραφο του κλειδιού σας μέσω της θύρας JTAG. Το γεγονός ότι η θύρα JTAG σε σύγχρονες συσκευές τρέχει περίπου στα 20MHz σημαίνει ότι θα χρειαστούν δεκάτομμύρια χρόνια για να σπάσει το κλειδί, δοκιμάζοντας κάθε δυνατό συνδυασμό.

Οι συσκευές βασισμένες στις EEPROM και FLASH τεχνολογίες που περιέχουν 2 τρανζίστορ είναι περίπου 2,5 φορές το μέγεθος μιας EPROM συσκευής που αποτελείται από μόνο ένα τρανζίστορ, αλλά εξακολουθούν να είναι κατά πολύ μικρότερες από τις ομόλογες SRAM. Αυτό σημαίνει ότι το υπόλοιπο του λογικού κυκλώματος μπορεί να είναι πολύ κοντά μεταξύ του, μειώνοντας έτσι τις καθυστερήσεις μεταξύ των εσωτερικών διασυνδέσεων.

Από την άλλη πλευρά, οι συσκευές αυτές χρειάζονται περίπου πέντε επιπλέον διαδικαστικά στάδια πάνω από κανονική τεχνολογία CMOS, το οποίο οδηγεί σε υστέρηση τους συγκριτικά με τις SRAM συσκευές, από μία ή και περισσότερες γενιές (τεχνολογικοί κόμβοι). Τέλος αυτές οι συσκευές τείνουν να έχουν σχετικά υψηλή στατική κατανάλωση ρεύματος λόγω των τεράστιων αριθμών εσωτερικών αντιστάσεων τύπου pull-up που περιέχουν.

### 2.3.1.3 Υβριδικές συσκευές FLASH-SRAM

Ορισμένοι προμηθευτές προσφέρουν εσωτερικούς συνδυασμούς των τεχνολογιών που αναφέρθηκαν παραπάνω. Για παράδειγμα, σκεφτείτε μια συσκευή όπου κάθε στοιχείο διαμόρφωσης σχηματίζεται από συνδυασμό ενός FLASH (ή EEPROM) κυττάρου ακολουθούμενο από ένα συσχετιζόμενο SRAM. Στην περίπτωση αυτή, τα στοιχεία FLASH μπορούν να προγραμματιστούν εκ των προτέρων, ενώ στη συνέχεια, όταν το σύστημα τροφοδοτείται με ενέργεια, τα περιεχόμενα των κελιών FLASH αντιγράφονται μαζικά και με παράλληλο τρόπο στα αντίστοιχα κελιά SRAM τους. Η τεχνική αυτή παρέχει την δυνατότητα της μη πτητικότητας όπως σε συσκευές Antifuse, πράγμα που σημαίνει ότι η συσκευή είναι άμεσα διαθέσιμη όταν εφαρμόζεται ισχύς για πρώτη φορά στο σύστημα. Σε αντίθεση με ένα antifuse στοιχείο, μπορούμε εν συνεχεία να χρησιμοποιήσουμε τα κελιά SRAM ώστε να αναδιαμορφώσουν τη συσκευή, ενώ αυτή

παραμένει τοποθετημένη στο σύστημα. Εναλλακτικά, μπορούμε να ρυθμίσουμε ξανά τις παραμέτρους της συσκευής χρησιμοποιώντας τα FLASH κύτταρα της είτε, ενώ παραμένει στο σύστημα ή με τη βοήθεια μιας εξωτερικής συσκευής προγραμματισμού. Στο πίνακα που ακολουθεί συνοψίζονται εν συντομία τα βασικά σημεία που σχετίζονται με τις διάφορες αρχιτεκτονικές που περιγράφονται ανωτέρω:

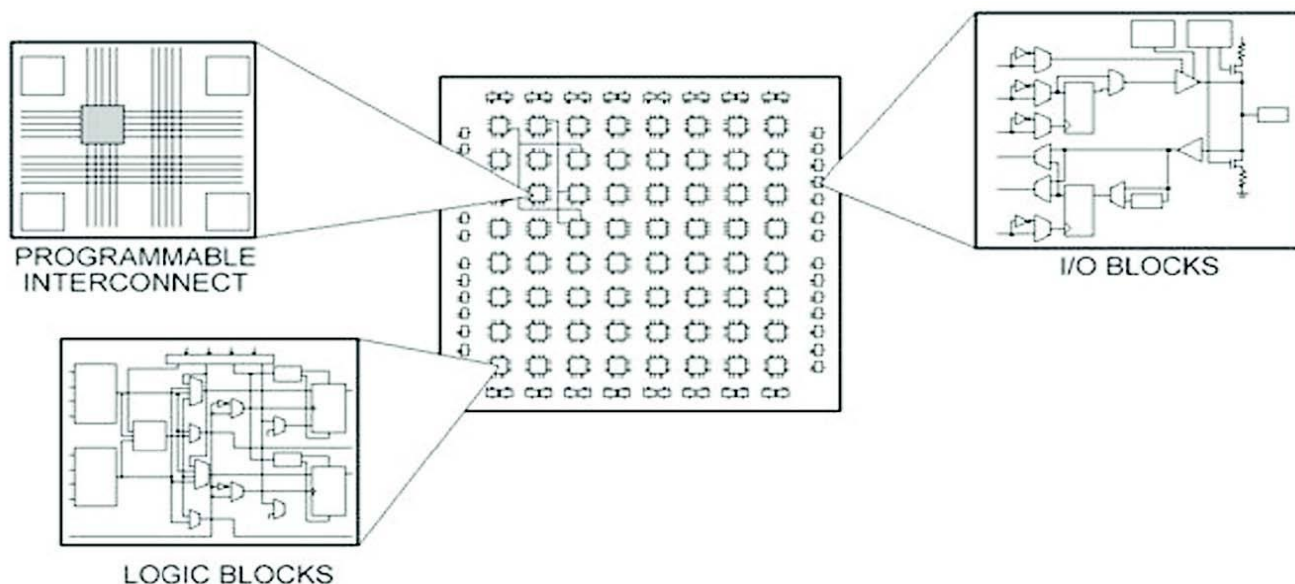
ΠΙΝΑΚΑΣ 2.1

Χαρακτηριστικό	SRAM	Antifuse	EEPROM/FLASH
Τεχνολογικός κόμβος	Τελευταία Λέξη της Τεχνολογίας	Μία ή και περισσότερες γενεές πίσω	Μία ή και περισσότερες γενεές πίσω
Δυνατότητα Επαναπρογραμματισμού	Ναι (εντός τελικού συστήματος)	Όχι	Ναι (εντός τελικού συστήματος)
Ταχύτητα Επαναπρογραμματισμού	Γρήγορη	-----	X3 πιο αργή από αυτή της SRAM
Πτητικές Συσκευή	Ναι	Όχι	Όχι αλλά υπάρχει η δυνατότητα
Απαραίτητη εξωτερικό αρχείο διαμόρφωσης	Ναι	Όχι	Όχι
Δημιουργία Πρωτοτύπων	Ιδιαίτερα Καλή	Όχι	Σχετικά καλή
Άμεσα Λειτουργήσιμο	Όχι	Ναι	Ναι
Ασφάλεια Πνευματικής Περιουσίας	Μέτρια	Χαμηλή	Μέτρια
Μέγεθος κυττάρου	Μεγάλο (6	Πολύ Μικρό	Μέτριο (2

διαμόρφωσης	Τρανζίστορ)		Τρανζίστορ)
Ενεργειακή Κατανάλωση	Μέτρια	Χαμηλή	Μέτρια
Προστασία από Ακτινοβολία	Όχι	Ναι	Όχι ιδιαίτερα

Τα παραδείγματα που περιγράφηκαν παραπάνω ήταν στη πιο απλουστευμένη τους μορφή και ως σκοπό είχαν να περιγράψουν τις βασικές έννοιες μιας προγραμματίσιμης συσκευής. Στην πραγματικότητα τα σύγχρονα FPGAs είναι πολύ πιο περίπλοκα και μπορεί να αποτελούνται από χιλιάδες μέχρι και μερικά εκατομμυρία συστατικά. Στα πρώτα στάδια ανάπτυξης, ένα FPGA αποτελούταν από μόνο μερικές δεκάδες βασικών πυλών. Με το πέρασμα των χρόνων τόσο η πολυπλοκότητά τους αλλά τόσο και οι παρεχόμενες δυνατότητες αυξήθηκαν. Στο σχήμα που ακολουθεί δίνεται ένα παράδειγμα της αρχιτεκτονικής (στην πιο απλουστευμένη πάντα μορφή του) ενός σύγχρονου FPGA.

ΣΧΗΜΑ 2.5



Ένα Logic Block είναι παρά ένα συνδυασμός βασικών κυττάρων που αναφέρθηκαν παραπάνω. Κάθε κατασκευάστρια εταιρία έχει τη δική ονομασία για θεωρητικά ίδια στοιχεία. Έτσι για παράδειγμα τα κύρια δομικά στοιχεία σε ένα σύγχρονο FPGA από την Xilinx ονομάζονται *Configurable Logic Blocks* ή *CLBs*, ενώ η Altera αναφέρετε σε αυτά ως Logic Array Blocks (LABs).

Το σύνολο αυτών των λογικών μπλοκ περιβάλλεται από μια μήτρα μεταλλικών διασυνδέσεων οι οποίες είναι υπεύθυνες για την εκτέλεση οποιασδήποτε λειτουργίας που θα προγραμματιστεί στο FPGA μέσω της σύνδεσης λογικών μπλοκ είτε μεταξύ τους είτε με τις τελικές εισόδους/εξόδους (I/OBlocks).

Πέρα από τα παραπάνω βασικά δομικά στοιχεία οι κατασκευαστές χρησιμοποιούν ένα μίγμα από διαφορετικά δομικά στοιχεία τα οποία στο σύνολο τους απαρτίζουν ένα σύγχρονο FPGA. Ένα βασικό χαρακτηριστικό των σύγχρονων FPGAs είναι ότι περιλαμβάνουν την ειδική λογική και διασύνδεση που απαιτούνται για την εφαρμογή αλυσίδων γρήγορης μεταφοράς δεδομένων. Αυτή η ειδική λογική μεταφοράς σε συνδυασμό με το αφιερωμένο, σε αυτή, δίκτυο δρομολόγησης της, ενισχύει την απόδοση των λογικών λειτουργιών, όπως μετρητές και αριθμητικές λειτουργίες όπως



αθροιστές. Η διαθεσιμότητα αυτών των αλυσίδων γρήγορης μεταφοράς σε συνδυασμό με τα χαρακτηριστικά γνωρίσματα που παρέχονται από στοιχεία όπως οι καταχωρητές, οι πίνακες αληθείας (LUTs) και ενσωματωμένοι πολλαπλασιαστές, παρέχουν τα μέσα για την χρήση των FPGAs σε εφαρμογές όπως η επεξεργασία ψηφιακού σήματος (Digital Signal Processing – DSP).

#### 2.3.1.4 Ενσωματωμένες μνήμες RAM

Πολλές εφαρμογές απαιτούν τη χρήση μνήμης, έτσι πλέον τα FPGAs περιλαμβάνουν σχετικά μεγάλα κομμάτια του ενσωματωμένης RAM που ονομάζεται e-RAM ή μπλοκ μνήμης RAM. Ανάλογα με την αρχιτεκτονική του συστατικού, αυτά τα τμήματα μπορούν να τοποθετηθούν γύρω από την περιφέρεια της συσκευής, διάσπαρτα σε όλη την επιφάνεια του τσιπ σε σχετική απομόνωση, ή να οργανώνονται σε στήλες.

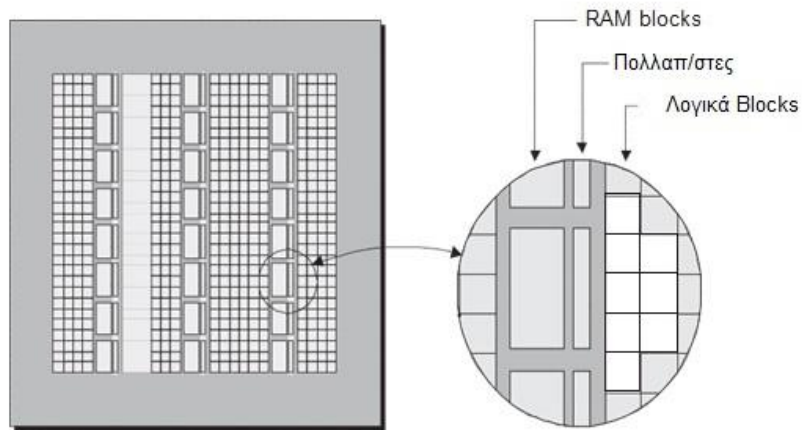
Ανάλογα με τη συσκευή, μία τέτοια μνήμη RAM μπορεί να είναι σε θέση να κρατήσει από μερικές χιλιάδες έως δεκάδες χιλιάδες Bits. Επιπλέον, η συσκευή μπορεί να περιέχει από δεκάδες έως εκατοντάδες από αυτά τα μπλοκ μνήμης RAM, παρέχοντας έτσι μια συνολική αποθηκευτική ικανότητα που κυμαίνεται μεταξύ μερικών εκατοντάδων χιλιάδων Bit μέχρι και αρκετά εκατομμύρια. Κάθε μπλοκ μνήμης μπορεί να χρησιμοποιηθεί ανεξάρτητα, ή πολλαπλά μπλοκ μπορούν να συνδυαστούν μαζί για να δημιουργήσουν μεγαλύτερα μπλοκ. Αυτά τα μπλοκ μπορούν να χρησιμοποιηθούν για διάφορους σκοπούς, όπως η First in First Out (FIFO) λειτουργία, μηχανές κατάστασης, και ούτω καθεξής.

#### 2.3.1.5 Ενσωματωμένοι πολλαπλασιαστές, αθροιστές κ.α.

Ορισμένες λειτουργίες, όπως αυτή των πολλαπλασιαστών, είναι από την φύση τους αργές αν υλοποιηθούν μέσω της σύνδεσης ενός μεγάλου αριθμού προγραμματίσιμων λογικών μπλοκ. Δεδομένου ότι αυτές οι λειτουργίες απαιτούνται από πολλές εφαρμογές, πολλά FPGAs ενσωματώνουν ειδικά ενσύρματα μπλοκ πολλαπλασιαστών. Αυτά συνήθως βρίσκονται σε άμεση εγγύτητα με τα ενσωματωμένα

μπλοκ RAM που αναφέρθηκαν προηγούμενος, επειδή αυτές οι λειτουργίες χρησιμοποιούνται συχνά σε συνδυασμό.

ΣΧΗΜΑ 2.6



Σχήμα 2.6: Ενσωματωμένοι πολλαπλασιαστές και RAM blocks

Ομοίως, ορισμένα FPGAs προσφέρουν μπλοκ αθροιστών. Μια λειτουργία που είναι πολύ συχνή σε εφαρμογές τύπου DSP ονομάζεται «πολλαπλασίασε και συσσωρεύσε» ή αλλιώς multiply and accumulate (MAC). Όπως υποδηλώνει η ονομασία της, η λειτουργία αυτή πολλαπλασιάζει δύο αριθμούς μαζί και προσθέτει το αποτέλεσμα σε ένα τρέχον σύνολο αποθηκευμένο σε έναν συσσωρευτή.

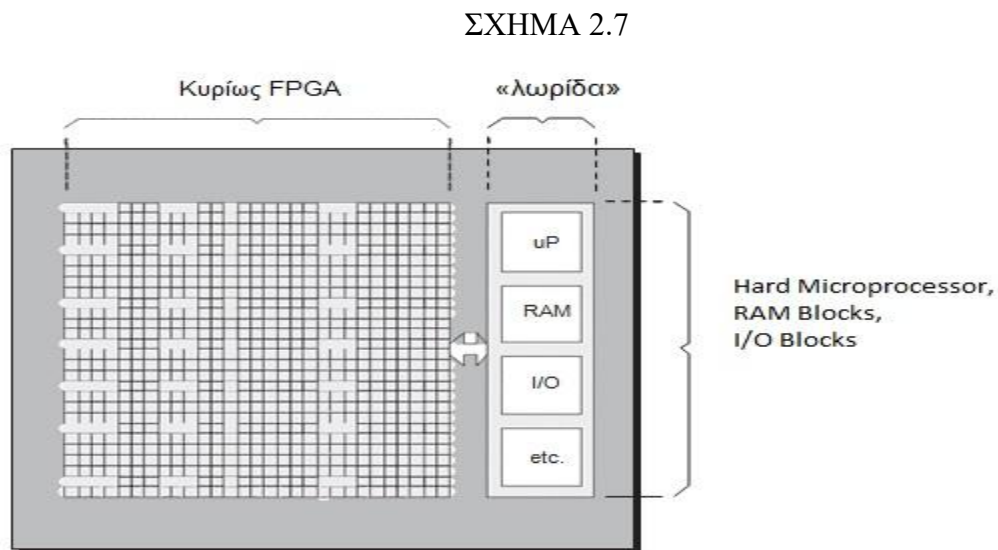
### 2.3.1.6 Ενσωματωμένοι πυρήνες επεξεργασίας (Hard microprocessor

#### Cores)

Σχεδόν κάθε τμήμα ενός ηλεκτρονικού σχεδίου μπορεί να πραγματοποιηθεί με υλικό (χρησιμοποιώντας λογικές πύλες και μητρώα, κλπ) ή λογισμικό (όπως οδηγίες που εκτελούνται σε ένα μικροεπεξεργαστή). Ένα από τα κύρια κριτήρια διαχωρισμού είναι το πόσο γρήγορα θέλουμε τις διάφορες λειτουργίες να εκτελέσουν τα καθήκοντά τους. Το γεγονός αυτό οδήγησε στην χρήση των μικροεπεξεργαστών σε μία ή την άλλη τους μορφή στην πλειοψηφία των σχεδίων. Μέχρι πρόσφατα, ήταν διακριτά όργανα στην

πλακέτα του κυκλώματος, ενώ πλέον υπάρχουν διαθέσιμα FPGAs τα οποία περιέχουν ένα ή περισσότερους ενσωματωμένους μικροεπεξεργαστές (hard microprocessor), οι οποίοι αναφέρονται τυπικά ως πυρήνες μικροεπεξεργαστή. Σε αυτή την περίπτωση, είναι συχνά βέλτιστο να μετακινηθούν όλες οι εργασίες που εκτελούνταν από τον εξωτερικό μικροεπεξεργαστή εντός του εσωτερικού, παρέχοντας έναν αριθμό πλεονεκτημάτων. Πέρα από το ότι εξοικονομεί το κόστος της ύπαρξης δύο συσκευών, εξαλείφει μεγάλο αριθμό κομματιών και ακίδων στην πλακέτα κυκλώματος ενώ ταυτοχρόνως την καθιστά μικρότερη και ελαφρύτερη.

Ένας hard microprocessor υλοποιείται ως ένα ειδικό, προκαθορισμένο μπλοκ. Υπάρχουν δύο βασικές προσεγγίσεις για την ενσωμάτωση ενός τέτοιου πυρήνα μέσα στο FPGA. Στην πρώτη, τοποθετείται σε μια ειδικά διαμορφωμένη «λωρίδα» στα πλάγια του κυρίως FPGA. Σε αυτό το σενάριο, τυπικά όλα τα συστατικά διαμορφώνονται στο ίδιο τσιπ πυριτίου, αν και θα μπορούσαν επίσης να σχηματίζονται σε δύο τσιπ και στη συνέχεια να συσκευάζονται ως μία ενότητα (Multichip module - MCM).



Σχήμα 2.7: FPGA με ενσωματωμένο Μικροεπεξεργαστή

Ένα πλεονέκτημα αυτής της εφαρμογής είναι ότι το κύριο FPGA είναι πανομοιότυπο για συσκευές με και χωρίς τον ενσωματωμένο μικροεπεξεργαστή, το οποίο μπορεί να κάνει τα πράγματα ευκολότερα για τα εργαλεία σχεδίασης που χρησιμοποιούνται από τους μηχανικούς. Το άλλο πλεονέκτημα είναι ότι ο πωλητής μπορεί να προσθέσει ένα σύνολο από επιπλέον λειτουργίες στη λωρίδα με σκοπό την συμπλήρωση του μικροεπεξεργαστή, όπως μνήμη, ειδικά περιφερειακά, και ούτω καθεξής.

Η δεύτερη βασική προσέγγιση, είναι η ενσωμάτωση ενός ή περισσότερων μικροεπεξεργαστών απευθείας στο κύριο μέρος του FPGA. Συσκευές με έναν, δύο, ή ακόμη και τέσσερις είναι διαθέσιμες σήμερα . Για ακόμη μια φορά, το κύριο FPGA θα περιλαμβάνει επίσης ενσωματωμένα μπλοκ μνήμης RAM, πολλαπλασιαστές, κλπ. Στην περίπτωση αυτή, τα εργαλεία σχεδιασμού πρέπει να είναι σε θέση να λάβουν υπόψη την παρουσία αυτών των μπλοκ, ενώ κάθε μνήμη που χρησιμοποιείται από τον πυρήνα σχηματίζεται από ένα σύνολο ενσωματωμένων μπλοκ RAM, και οι τυχόν διαφορές περιφερειακές λειτουργίες σχηματίζονται από ομάδες προγραμματιζόμενων λογικών μπλοκ γενικού σκοπού. Οι υποστηρικτές αυτής της τεχνικής υποστηρίζουν ότι υπάρχουν σημαντικά πλεονεκτήματα ταχύτητας που προκύπτουν από την ύπαρξη του πυρήνα σε στενή εγγύτητα με τον κεντρικό κορμό του FPGA.

#### 2.3.1.7 «Λογικοί» πυρήνες επεξεργασίας (Soft microprocessor Cores)

Σε αντίθεση με την ενσωμάτωση ενός μικροεπεξεργαστή φυσικώς στο υλικό του τσιπ, είναι δυνατόν να ρυθμιστεί μια ομάδα των προγραμματιζόμενων λογικών μπλοκ ώστε να ενεργούν ως ένας μικροεπεξεργαστής. Αυτοί συνήθως ονομάζονται λογικοί πυρήνες (Soft Cores), είναι σχεδιαστικά απλούστεροι και πιο αργοί συγκριτικά με έναν ομόλογο Hard microprocessor Core. Ωστόσο, έχουν το πλεονέκτημα ότι μπορούμε να εφαρμόσουμε ένα πυρήνα μόνο αν το χρειαζόμαστε και ότι επίσης μπορούμε να «δημιουργήσουμε» όσους πυρήνες επιθυμούμε, μέχρι να τελειώσουν οι πόροι υπό τη μορφή των προγραμματιζόμενων λογικών μπλοκ.

#### 2.3.1.8 «Ρολόι» και τεχνικές συν-χρονισμού

Όλα τα σύγχρονα στοιχεία μέσα σε ένα FPGA, για παράδειγμα, οι καταχωρητές που έχουν ρυθμιστεί ώστε να δρουν ως flip-flops στο εσωτερικό των προγραμματιζόμενων λογικών μπλοκ, έχουν την ανάγκη καθοδήγησης από ένα σήμα ρολογιού. Ένα τέτοιο σήμα συνήθως προέρχεται από το εξωτερικό περιβάλλον. Εισέρχεται στο FPGA μέσω ενός ειδικού pin εισόδου, στη συνέχεια δρομολογείται μέσω της συσκευής και τέλος συνδέεται με τους κατάλληλους καταχωρητές. Υπάρχουν δύο βασικές τεχνικές δρομολόγησης του σήματος χρονισμού οι οποίες δεν παρουσιάζουν ιδιαίτερο ενδιαφέρον για την παρούσα εργασία και δεν θα γίνει εκτενής αναφορά σε αυτές.

##### 1) Ρολόι τύπου δέντρου (Clock trees).

Η τεχνική αυτή πήρε το όνομά της από το γεγονός ότι το κυρίως σήμα χρονισμού διακλαδώνετε ξανά και ξανά (τα flip-flops θεωρούνται ως τα "φύλλα" στο τέλος των διακλαδώσεων) μέχρι να φτάσει σε όλα τα επιθυμητά στοιχεία. Αυτή η δομή χρησιμοποιείται για να διασφαλιστεί ότι όλα τα flip-flops λαμβάνουν τις τιμές του σήματος ρολογιού με όσο το δυνατόν μικρότερες καθυστερήσεις όσο αυτό είναι δυνατόν. Το δέντρο ρολόι υλοποιείται με τη χρήση ειδικής δρομολόγησης που είναι ξεχωριστή από αυτήν του γενικού σκοπού δικτύου διασύνδεσης των προγραμματιζόμενων μπλοκ. Τέλος υπάρχουν πολλαπλές ακίδες διαθέσιμες (αχρησιμοποίητες ακίδες ρολογιού μπορούν να χρησιμοποιηθούν ως γενικής χρήσης I/O), ενώ ταυτόχρονα πολλαπλά δέντρα ρολογιού μπορούν να συνυπάρχουν στο εσωτερικό της συσκευής.

##### 2) Διαχειριστές (Clock managers)

Αντί για την ειδική διαμόρφωση μιας ακίδας ώστε να συνδεθεί απευθείας σε ένα εσωτερικό ρολόι τύπου δέντρου, η ακίδα αυτή μπορεί να χρησιμοποιηθεί για να καθοδηγήσει μία ειδική ενσύρματη λειτουργία (μπλοκ) που ονομάζεται διαχειριστής (clock manager) το οποίο με την σειρά δημιουργεί μια σειρά από θυγατρικά ρολόγια. Αυτά τα θυγατρικά σήματα μπορούν να χρησιμοποιηθούν για να δρομολογήσουν είτε κάποιο εσωτερικό ρολόι - δέντρο ή κάποιο σήμα από κάποια ακίδα εισόδου για την παροχή υπηρεσιών χρονισμού σε άλλα στοιχεία του FPGA.

### 2.3.1.9 Γενικού Τύπου Είσοδοι- Έξοδοι (General-purpose I/O)

Τα σύγχρονα FPGA μπορεί να έχουν 1000 ή περισσότερες ακίδες, οι οποίες είναι διατεταγμένες ως μία σειρά κατά μήκος της βάσης της συσκευασίας. Ομοίως, όταν πρόκειται για το τσιπ πυριτίου στο εσωτερικό της συσκευής, οι διάφορες στρατηγικές συσκευασίας των flip-chip επιτρέπουν τις ακίδες τροφοδοσίας, της γείωσης, του χρονισμού, καθώς και τις I/O ακίδες να παρουσιαστούν κατά τον ίδιο τρόπο στη βάση του τσιπ.

### 2.3.1.10 Διαμορφώσιμες I/O / πρότυπα I/O

Ας αναλογιστούμε για μια στιγμή ένα ηλεκτρονικό προϊόν από την άποψη των αρχιτεκτόνων και μηχανικών σχεδιασμό του κυκλώματος. Ανάλογα με το τι προσπαθούν να κάνουν, οι συσκευές στις οποίες θα χρησιμοποιηθεί το τελικό τσιπ, το περιβάλλον στο οποίο θα λειτουργεί, και ούτω καθεξής, θα πρέπει επιλέξουν ένα συγκεκριμένο πρότυπο που θα χρησιμοποιηθεί για τη μεταφορά σημάτων δεδομένων. (Σε αυτό το πλαίσιο, το «πρότυπο» αναφέρεται στις ηλεκτρικές πτυχές των σημάτων, όπως για παράδειγμα τα επίπεδα της τάσης που αντιπροσωπεύουν τις λογικές τιμές 0 και 1). Το πρόβλημα είναι ότι υπάρχει μια μεγάλη ποικιλία από αυτά τα πρότυπα, και θα είναι οδυνηρό να πρέπει να δημιουργήσουν ειδικά FPGAs ικανά να συμβαδίζουν με κάθε παραλλαγή. Για το λόγο αυτό, μία ακίδα I/O γενικής χρήσης μπορεί να διαμορφωθεί ώστε να δέχεται και να παράγει σήματα σύμφωνα με όποιο πρότυπο απαιτείται.

Αυτά τα γενικής χρήσης σήματα I/O διαχωρίζονται σε έναν αριθμό ομάδων. Το ενδιαφέρον σημείο είναι ότι κάθε ομάδα μπορεί να ρυθμιστεί ξεχωριστά για να υποστηρίξει ένα συγκεκριμένο πρότυπο I/O. Έτσι, εκτός από το να επιτρέπουν το FPGA να συνεργαστεί με συσκευές που χρησιμοποιούν πολλαπλά πρότυπα I/O, επιπλέον του επιτρέπουν να χρησιμοποιηθεί για την διασύνδεση μεταξύ διαφόρων προτύπων I/O (καθώς επίσης να μεταφράσει διαφορετικά πρωτοκόλλα που μπορεί να βασίζονται σε συγκεκριμένα ηλεκτρικά πρότυπα).

#### 2.3.1.11 Παραμετροποιημένες αντιστάσεις I/O

Τα σήματα που χρησιμοποιούνται για τη σύνδεση σύγχρονων συσκευών στην πλακέτα ενός κυκλώματος έχουν συχνά γρήγορους ρυθμούς μεταφοράς δεδομένων στις άκρες τους (αυτό αναφέρεται στο χρόνο που χρειάζεται το σήμα για την εναλλαγή του μεταξύ μιας λογικής τιμής με μια άλλη). Προκειμένου να αποφευχθεί το σήμα να ανακληθεί πίσω στην αρχική του τιμή, είναι απαραίτητο να εφαρμοστούν κατάλληλες αντιστάσεις απόληξης στις ακίδες εισόδου ή εξόδου του FPGA. Στο παρελθόν, αυτές οι αντιστάσεις εφαρμόζονταν ως διακριτά στοιχεία συνδεδεμένες με την πλακέτα του κυκλώματος έξω από το FPGA. Ωστόσο, η τεχνική αυτή έγινε όλο και περισσότερο προβληματική καθώς ο αριθμός των ακίδων άρχισε να αυξάνεται και η απόσταση μεταξύ τους να συρρικνώνεται. Για το λόγο αυτό, τα σύγχρονα FPGAs επιτρέπουν τη χρήση εσωτερικών αντιστάσεων τερματισμού των οποίων οι τιμές μπορούν να ρυθμιστούν από το χρήστη ώστε να συμβαδίζουν με διαφορετικά περιβάλλοντα κυκλώματος και πρότυπα I/O.

Τέλος, κάθε κατασκευάστρια εταιρία προσφέρει ένα σύνολο από δικά της επιλεγμένα «συστατικά» είτε με την “Hard” μορφή τους είτε με την μορφή λογικής. Η πρώτη κατηγορία υλοποιείται μέσω προ-εγκατεστημένων μπλοκ όπως πυρήνες μικροεπεξεργαστή, διεπαφές Gigabit, πολλαπλασιαστές, αθροιστές, λειτουργίες MAC και άλλα παρόμοια. Αυτά τα μπλοκ είναι σχεδιασμένα έτσι ώστε να είναι όσο το δυνατόν πιο αποτελεσματικά από την άποψη της κατανάλωσης ενέργειας, της ποσότητας πυριτίου και της απόδοσης. Κάθε οικογένεια FPGA διαθέτει διαφορετικούς συνδυασμούς αυτών των μπλοκ τα οποία συνοδεύονται από διάφορες ποσότητες προγραμματιζόμενων λογικών μπλοκ.

Στο άλλο άκρο του φάσματος, η δεύτερη κατηγορία υλοποιείται μέσα σε από μια βιβλιοθήκη λειτουργιών υψηλού επιπέδου με την μορφή πηγαίου κώδικα οι οποίες μπορούν να συμπεριληφθούν στα σχέδια των τελικών χρηστών. Οι λειτουργίες αυτές εκφράζονται συνήθως χρησιμοποιώντας μια γλώσσα περιγραφής υλικού, ( Hardware Description Language), όπως Verilog ή VHDL. Τυχόν τέτοιες επιθυμητές λειτουργίες που οι μηχανικοί σχεδιασμού αποφασίσουν να χρησιμοποιήσουν, ενσωματώνονται στο

κύριο σώμα του σχεδίου και στη συνέχεια συντίθεται από μια ομάδα των προγραμματιζόμενων λογικών μπλοκ ενδεχομένως σε συνδυασμό με κάποια από τα προεγκατεστημένα μπλοκ που αναφέρθηκαν προηγούμενος, όπως πολλαπλασιαστές κ.λπ.

Κάπου μεταξύ αυτών των δυο κατηγοριών βρίσκεται μία μέση κατηγορία. Υλοποιείται με τη μορφή μιας βιβλιοθήκης λειτουργιών υψηλού επιπέδου, αλλά σε αντίθεση με τις ισοδύναμα λογικές λειτουργίες, αυτές έχουν ήδη χαρτογραφηθεί, τοποθετηθεί, και δρομολογηθεί με τον βέλτιστο δυνατό τρόπο από την ίδιο τον κατασκευαστή.

### 2.3.2 Σύνοψη

Τα FPGAs από την πρώτη τους εμφάνιση μέχρι σήμερα έφεραν την επανάσταση στο σχεδιασμό και την υλοποίηση οποιαδήποτε ψηφιακού κυκλώματος. Παρά την πολυπλοκότητα που τα χαρακτηρίζει τόσο στην αρχιτεκτονική τους αλλά και στον προγραμματισμό τους, τα FPGAs προσφέρουν ένα σύνολο από πλεονεκτήματα που τα καθιστούν άκρως ελκυστικά. Το κυριότερο από αυτά πηγάζει από το ίδιο τους το όνομα. Field Programmable το οποίο σημαίνει πως δίνουν την δυνατότητα στο τελικό χρήστη να φτιάξει το δικό του τσιπ από την αρχή. Φανταστείτε ένα άδειο FPGA ως ένα λευκό καμβά στον οποίο μπορεί να εκτελεστεί οποιοδήποτε κύκλωμα. Ο μόνος περιορισμός είναι η «φαντασία» του τελικού σχεδιαστή.

Τέλος, ενδεχόμενος ένα από τα πιο σημαντικά πλεονεκτήματα που προσφέρουν είναι η δυνατότητα παράλληλης λειτουργίας. Σύμφωνα με αυτό, διαφορετικά κομμάτια του ίδιου τσιπ μπορούν να δεσμευτούν έτσι ώστε να εκτελούν διαφορετικές λειτουργίες την ίδια χρονική στιγμή προσφέροντας έτσι πολύ μεγάλες ταχύτητες. Εξαιτίας αυτού του χαρακτηριστικού συχνά αναφέρεται το γεγονός πως ένα FPGA έχει πολύ υψηλότερες αποδόσεις συγκριτικά με μία κεντρική μονάδα επεξεργασίας (CPU) ασχέτως αν η δεύτερη τρέχει σε μεγαλύτερη συχνότητα.



## ΤΡΙΤΟ ΚΕΦΑΛΑΙΟ: Προγραμματιζόμενες Αναλογικές Συστοιχίες (Field Programmable Analog Arrays – FPAAs)

### 3.1 Εισαγωγή

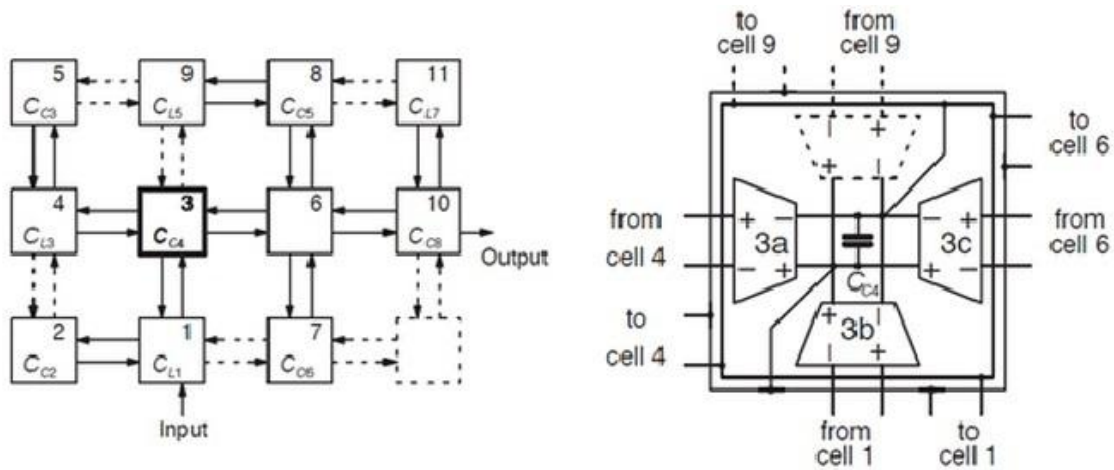
Λόγω της αξιοπιστίας, της απόδοσής τους και της ταχείας δημιουργίας πρωτοτύπων, η χρήση των προγραμματιζόμενων λογικών διατάξεων έχει ξεπεράσει αυτήν των ASICs στον σχεδιασμό των ψηφιακών συστημάτων. Ωστόσο, μια παρόμοια λύση για τα αναλογικά σήματα δεν ήταν τόσο εύκολο να βρεθεί. Η εξελικτική όμως τάση στις τεχνολογίες πολύς μεγάλης κλίμακας ολοκληρωμένων κυκλωμάτων (VLSI) τροφοδοτούμενη από τον έντονο βιομηχανικό ανταγωνισμό για τη μείωση του κόστους και του απαιτούμενου χρόνου για να φτάσουν στην αγορά, οδήγησε στον σχεδιασμό των προγραμματιζόμενων αναλογικών συστοιχιών. Τα FPAAs είναι τα αναλογικά ισοδύναμα των Field Programmable Gate Arrays (FPGAs). Η χρήση τους μειώνει την πολυπλοκότητα των αναλογικών σχεδίων και επιτρέπει στα προϊόντα να ενημερώνονται και να βελτιώνονται εύκολα έξω από το κατασκευαστικό τους περιβάλλον. Έτσι, το επαναπροσδιοριζόμενο χαρακτηριστικό των FPAAs επιτρέπει την ενημέρωση των αναλογικών λειτουργιών μέσα στο σύστημα με τη χρήση των παραμετροποιήσιμων αναλογικών μπλοκ (Configurable Analog Blocks – CAB) και κατάλληλου λογισμικού.

### 3.2 Ιστορική Αναδρομή

Ο όρος χρησιμοποιήθηκε για πρώτη φορά το 1991 από τους Lee και Gulak και από τότε έχει γίνει ένα ευρύτερα ενδιαφέρον ερευνητικό θέμα. Εισήχθη για να περιγράψει την βασική ιδέα των παραμετροποιήσιμων αναλογικών μπλοκ τα οποία συνδέονται με ένα δίκτυο δρομολόγησης, και ρυθμίζονται ψηφιακά. Αυτή η ιδέα ενισχύθηκε περαιτέρω από τους ίδιους συγγραφείς το 1992 και το 1995, με την προσθήκη τελεστικών ενισχυτών (Operational amplifiers – op-amps), πυκνωτών και αντιστάσεων αυξάνοντας έτσι τις δυνατότητες της. Τα τσιπ κατασκευάστηκαν με την τεχνολογία 1.2 μm CMOS, λειτουργούσαν στην περιοχή των 20 kHz και με κατανάλωση ισχύος στα 80 mW.

Το 2002, ένα FPAΑ συνεχούς χρόνου παρουσιάστηκε από τον Pankiewicz B. το οποίο περιείχε προγραμματιζόμενους τελεστικούς ενισχυτές διαγωγιμότητας (Operational Transconductance Amplifiers – OTAs ) και προγραμματιζόμενες συστοιχίες πυκνωτών που λειτουργούσε στην περιοχή του 1 MHz (Σχήμα 3.1) Το FPAΑ ήταν σχεδιασμένο σε μια διάταξη σκακιέρας μεταξύ των τοπικών διασυνδέσεων και διακοπών όπως φαίνεται στο σχήμα που ακολουθεί, ενώ η ρύθμιση των ενισχυτών επιτυγχανόταν με την χρήση ενός προγραμματιζόμενου κυκλώματος καθρεφτισμού ρεύματος (Current mirror circuit).

ΣΧΗΜΑ 3.1

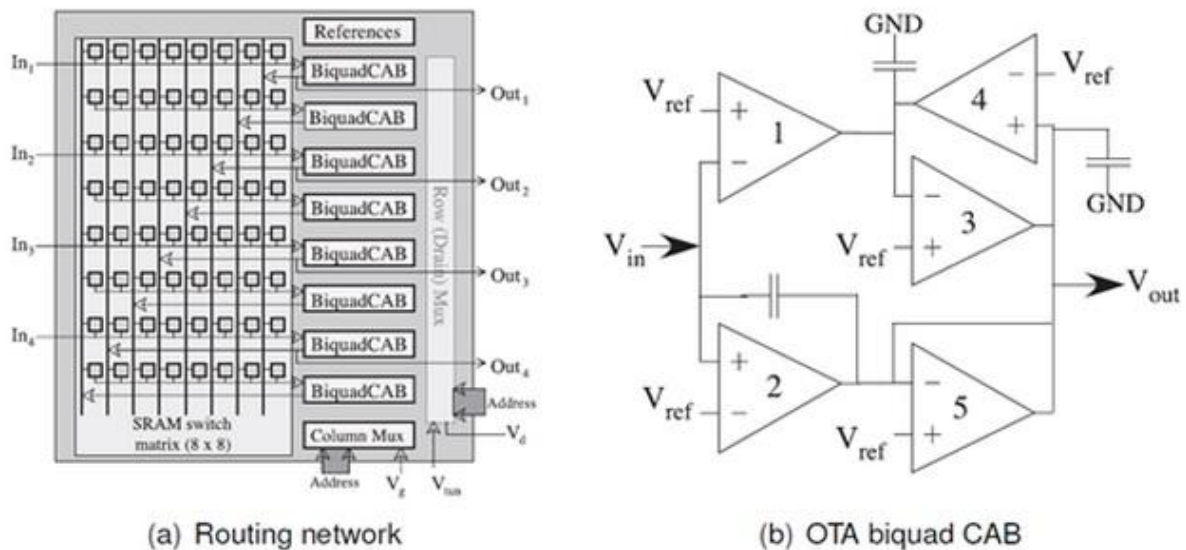


Σχήμα 3.1 – Δομή της συστοιχίας και των CABs του FPAΑ του Pankiewicz B.

Επίσης το 2002 ο επαναπροσδιοριζόμενος επεξεργαστής αναλογικού σήματος (Reconfigurable Analog Signal Processor – RASP ) παρουσιάστηκε από τον S. Hall, ενώ το 2005 μια δεύτερη έκδοσή του ακολούθησε. Και οι δύο εκδόσεις εφάρμοζαν μια κλασική διάταξη, με τα CABs να συνδέονται μέσω ενός κοινού δίκτυο δρομολόγησης. Αιωρούμενες πύλες ( Floating gates ) χρησιμοποιούνταν ως διακόπτες τόσο στο δίκτυο δρομολόγησης αλλά και στη ρύθμιση των ενεργών στοιχείων. Ο συγκεκριμένος σχεδιασμός επιχείρησε να επιτύχει την πολυπλοκότητα και την ευελιξία παρόμοιες με εκείνες των FPGAs με την ενσωμάτωση στοιχείων υψηλού επιπέδου, όπως 4x4

πολλαπλασιαστών, εντός των παραμετροποιήσιμων αναλογικών μπλοκ του. Το γεγονός αυτό καθιστούσε ενδιαφέρουσες εφαρμογές εύκολα εφικτές, όπως η ανάλυση Fourier, αλλά υποβάθμιζε την απόδοση του σε θέματα συχνότητας. Η τεχνολογία 0.35μm CMOS που χρησιμοποιήθηκε σε συνδυασμό με το απαραίτητα μεγάλο δίκτυο δρομολόγησης, - το οποία εισάγαγε πολλούς περιορισμούς στο εύρος ζώνης του σήματος- περιόριζαν το φάσμα συχνοτήτων του σε περίπου 100kHz. Τέλος ο προγραμματισμός των Floating Gates ελεγχόταν εξωτερικά από ένα FPGA σε συνδυασμό με αναλογικούς διακόπτες. Το 2007, η ανωτέρω ομάδα εισήγαγε μια εξειδικευμένη έκδοση του RASP. Τα πολύπλοκα CABs αντικαταστάθηκαν από απλούστερα που το καθένα περιέχει μόνο ένα προγραμματίσιμο τετραγωνικό στοιχείο δεύτερης τάξης (second-order biquad OTA) συντονιζόμενο από floating πύλες ( Σχήμα 3.2 ). Η διασύνδεση επιτυγχάνονταν μέσω ενός κλασικού δίκτυο δρομολόγησης, ενώ το μέγιστο επιτεύξιμο εύρος ζώνης, βελτιώθηκε σε περίπου 10-15MHz εις βάρος της μειωμένης πολυπλοκότητας και του φάσματος εφαρμογών.

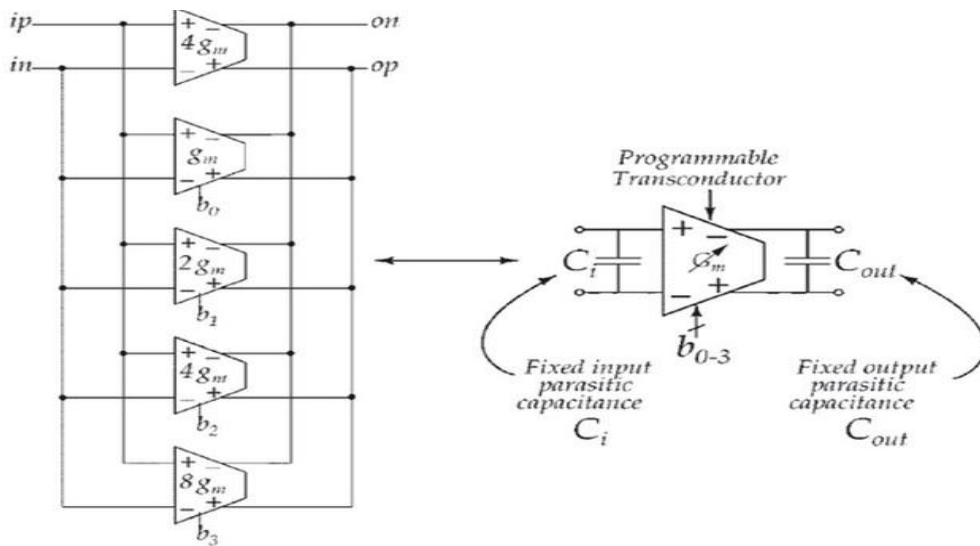
ΣΧΗΜΑ 3.2



Σχήμα 3.2: FPAA βασισμένο σε second-order biquad OTAs

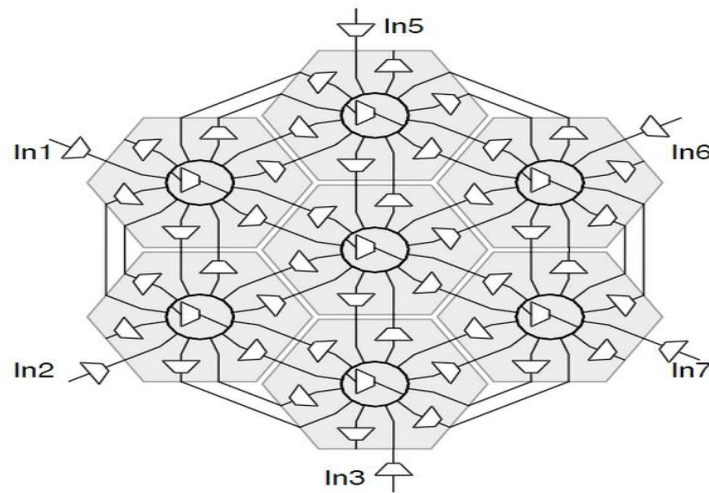
Ταυτόχρονα με την παραπάνω τεχνολογία, η παράλληλη σύνδεση των ΟΤΑ (Σχήμα 3.3) για να επιτευχθεί η ρύθμιση τους, προτάθηκε από τους Pavan και Τσιβίδη το 2000. Η συνολική διαγωγιμότητα του ενισχυτή εξαρτάται γραμμικά από τον αριθμό των ενεργοποιημένων ΟΤΑ. Αυτό επιτρέπει μεγάλο εύρος συντονισμού, χωρίς τα συνήθη μειονεκτήματα, όπως π.χ. περιορισμένο εύρος δυνατοτήτων σε ρυθμίσεις χαμηλής συχνότητας. Η τεχνική αυτή συνεχίστηκε και αναπτύχθηκε από τον Joachim Becker το 2004, όταν πρότεινε τη χρήση του σε μια εξαγωνική αρχιτεκτονική διασύνδεσης.

ΣΧΗΜΑ 3.3



Σχήμα 3.3: Παράλληλη διασύνδεση ΟΤΑς

ΣΧΗΜΑ 3.4



Σχήμα 3.4: Δομή εξαγωνικού FPAA

Η παραπάνω αρχιτεκτονική δεν απαιτούσε ένα δίκτυο δρομολόγησης, το οποίο βελτιώνει την απόκριση συχνότητας. Επιπλέον με την απενεργοποίηση όλων των παράλληλα συνδεδεμένων OTAs ενός κυττάρου μια διαδρομή σήματος διακόπτοταν, ενώ μέσω της συγκεκριμένης δομής οποιαδήποτε τάξης φίλτρο μπορούσε να δημιουργηθεί. Με διπλασιασμό των OTA και τη σύνδεση μισών από αυτούς με ανεστραμμένες ακροδέκτες εξόδου, το σήμα μπορούσε να ήταν είτε ευθύ είτε ανεστραμμένο, ανάλογα με το ποια ομάδα OTA ήταν ενεργοποιημένη.

Το 2005, ο Fabian Henrici ανέπτυξε ένα νέο εναλλασσόμενο και αντιστρέψιμο OTA που μειώνει τον αριθμό των OTA στο εσωτερικό των προγραμματίσιμων κυττάρων κατά το ήμισυ, μειώνοντας έτσι τον παρασιτικό θόρυβο ενώ ταυτόχρονα διπλασίαζε το μέγιστο εύρος ζώνης του FPAA. Μαζί με τον Joachim Becker, ανέπτυξε ένα FPAA χρησιμοποιώντας τον OTA του και την τοπική αρχιτεκτονική διασύνδεσης που εισήγαγε ο δεύτερος. Η συνεργασία αυτή είχε ως αποτέλεσμα την πρώτη κατασκευή και δημοσίευση FPAA στην τεχνολογία CMOS των 0.13μm, η οποία παρουσιάστηκε στο ISSCC (International Solid States Conference) το 2008. Επιπλέον, ο Henrici συνέχισε το

έργο του με αποτέλεσμα την κατασκευή ενός FPAA τσιπ σε 0.13μm CMOS τεχνολογία με συνεχή συντονισμό από επιπλέουσες πύλες.

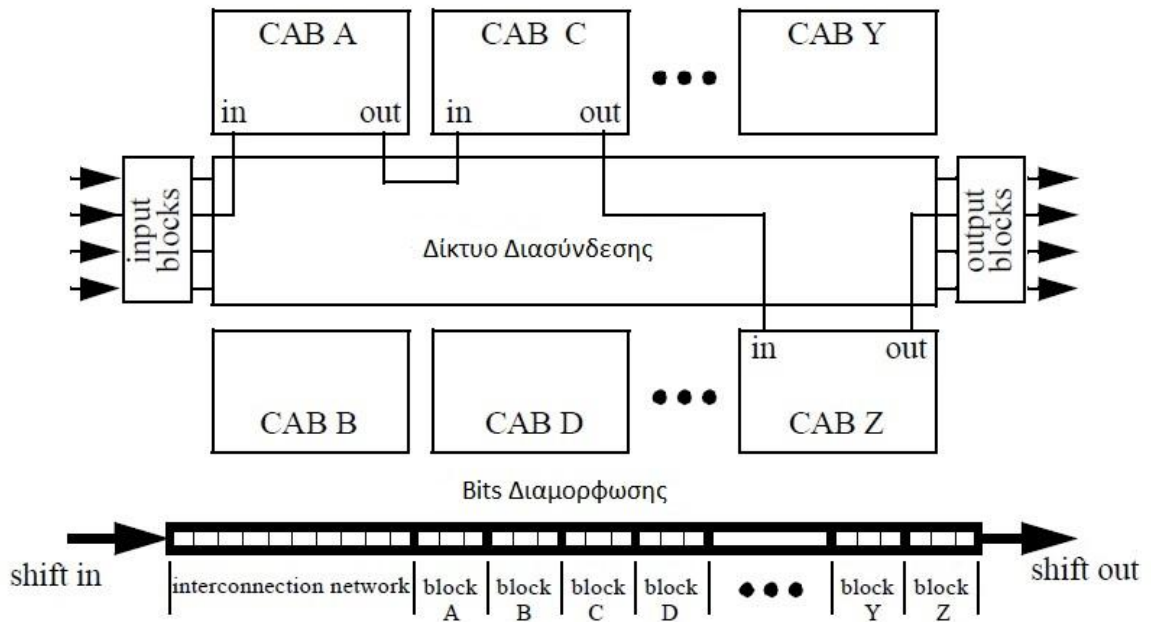
### 3.3 Δομή και αρχιτεκτονικές υλοποίησης

Σε αυτήν την ενότητα δίνεται μια απλουστευμένη μορφή ενός FPAA. Γίνεται αναφορά στα βασικά δομικά στοιχεία του καθώς επίσης και στις αρχιτεκτονικές - τεχνολογίες από τις οποίες αποτελείται τόσο το δίκτυο διασύνδεσης των εσωτερικών τους συστατικών αλλά και τα προγραμματίσιμα αναλογικά μπλοκ.

Μία προγραμματιζόμενη αναλογική συστοιχία είναι ένα ολοκληρωμένο κύκλωμα, το οποίο μπορεί να ρυθμιστεί ώστε να εφαρμόσει διάφορες αναλογικές λειτουργίες, χρησιμοποιώντας ένα σύνολο από ρυθμιζόμενα αναλογικά μπλοκ (CAB) και ένα προγραμματιζόμενο δίκτυο διασύνδεσης, ενώ προγραμματίζεται με τη χρήση εσωτερικών μνημών. Ο προγραμματισμός του FPAA γίνεται τόσο από την άποψη της τοπολογίας του κυκλώματος που πρέπει να αρχικοποιηθεί αλλά και από την άποψη των παραμέτρων του ίδιο του τσιπ.

Το σχήμα που ακολουθεί (Σχήμα 3.5) δείχνει ένα γενικού τύπου FPAA το οποίο περιέχει μερικά CABs που συνδέονται μεταξύ τους μέσω της χρήσης ενός δικτύου διασύνδεσης. Η συμβολοσειρά διαμόρφωσης αποθηκεύεται σε ένα καταχωρητή μετατόπισης. Μερικά κομμάτια της σειράς bit χρησιμοποιούνται για να ρυθμίσουν τη συνδεσιμότητα του δικτύου διασύνδεσης, ενώ άλλα κομμάτια χρησιμοποιούνται για τον προγραμματισμό της λειτουργία των CAB. Ένα αναλογικό μπλοκ προγραμματίζεται έτσι ώστε να εφαρμόζει μία από τις πολλές αναλογικές λειτουργίες. Μπορεί να χρησιμοποιηθεί ως αθροιστής, πολλαπλασιαστής, για την εφαρμογή κάποιου λογάριθμου, ως ενισχυτής, ολοκληρωτής, και ούτω καθεξής. Τέλος, ορισμένα bit χρησιμοποιούνται για να τελειοποιήσουν τις παραμέτρους που καθορίζουν τις διάφορες λειτουργίες που πραγματοποιούνται στα λογικά μπλοκ. Για παράδειγμα, οι παράμετροι θα μπορούσαν να περιλαμβάνουν το κέρδος ενός ενισχυτή, ή τις απώλειες ενός ολοκληρωτή.

ΣΧΗΜΑ 3.5



Σχήμα 3.5: Εννοιολογικό Διάγραμμα FPAA

### 3.3.1 FPAAs Διακριτού Χρόνου και Συνεχούς Χρόνου

Ένα βασικό κριτήριο για την επιλογή ενός FPAA είναι αν αυτό πρέπει να λειτουργεί σε διακριτό ή συνεχή χρόνο. Προσεγγίσεις στο φάσμα διακριτού χρόνου, όπως τεχνικές μεταγωγικών πυκνωτών, είναι κατάλληλες για τον ψηφιακό έλεγχο και ως εκ τούτου δεν απαιτούν τη χρήση ενσωματωμένων κυκλωμάτων ρύθμισης στο εσωτερικό του τσιπ για VLSI υλοποιήσεις προγραμματιζόμενων συστατικών. Ωστόσο, τέτοιες τεχνικές δειγματοληψίας δεδομένων απαιτούν τα σήματα εισόδου να είναι περιορισμένου εύρους κατά τουλάχιστον το ένα ήμισυ της συχνότητας δειγματοληψίας, και ως εκ τούτου, η χρήση anti-aliasing φίλτρων καθώς και φίλτρων ανασυγκρότησης είναι απαιτούμενη, η οποία συχνά περιορίζει το εύρος ζώνης του FPAA σε ακόμα μεγαλύτερο βαθμό.

Από την άλλη πλευρά οι τεχνικές κυκλωμάτων συνεχούς χρόνου δεν χρειάζονται σήματα εισόδου περιορισμένου εύρους, αλλά μπορεί να απαιτούν περισσότερο περίπλοκες εκτελέσεις έτσι ώστε τα συστατικά του FPAΑ να μπορούν να προγραμματιστούν σε ένα μεγαλύτερο εύρος δυνατοτήτων.

### *3.3.2 Λειτουργία Τάσης ( Voltage Mode) και Λειτουργία Ρεύματος (Current Mode)*

Μια άλλη σημαντική επιλογή σχεδιασμού, είναι αν θα χρησιμοποιηθεί η τάση ή το ρεύμα ως η παράμετρος του σήματος στην εφαρμογή του FPAΑ. Αρκετές τεχνικές προγραμματιζόμενων αναλογικών κυκλωμάτων έχουν αναπτυχθεί με βάση τα σήματα λειτουργίας τάσης εξαιτίας της υψηλής τους Fan-Out ιδιότητας.

Ωστόσο, πλεονεκτήματα όπως η εφαρμογή απλούστερων εργασιών σε λειτουργία ρεύματος (π.χ. μια αλγεβρική προσθήκη μπορεί να πραγματοποιηθεί απλά με την καλωδίωση των δύο σημάτων μεταξύ τους ), η υψηλή ακρίβεια και το μεγάλο εύρος ζώνης των κυκλωμάτων ενίσχυσης, έχουν οδηγήσει στην επιλογή της τρέχουσας ως παράμετρο σήματος για ορισμένες εφαρμογές των προγραμματιζόμενων αναλογικών κυκλωμάτων. Οι πρόσφατες τάσεις προς μικρότερη τάση τροφοδοσίας μείωσαν το εύρος δυνατοτήτων που διατίθεται σε κυκλώματα λειτουργίας τάσης, καθιστώντας την λειτουργία ρεύματος πιο ελκυστική.

Στο πλαίσιο αυτό μία αναφορά είναι αναγκαία στις τεχνικές συνδυασμού των παραπάνω λειτουργιών καθώς ο μετασχηματισμός μεταξύ τάσης και ρεύματος είναι δυνατός και μπορεί να οδηγήσει σε ανώτερη απόδοση ενάντια σε θέματα θορύβου.

Τέλος, ενώ τόσο τα συστήματα διακριτού χρόνου όσο και του συνεχούς είναι υλοποιήσιμα και στις δύο λειτουργίες, οι υλοποιήσεις των συστημάτων διακριτού χρόνου είναι κατά κύριο μέρος λειτουργίας τάσης .

### *3.3.3 Σχεδιασμός του Προγραμματιζόμενου Αναλογικού Μπλοκ*

Ο σχεδιασμός του διαμορφώσιμου αναλογικού μπλοκ, το βασικό κύτταρο που χρησιμοποιείται στα FPAAs, συνήθως επηρεάζεται από έναν αριθμό παραγόντων,



συμπεριλαμβανομένων της λειτουργικότητας και της απόδοσης των κυκλωμάτων που πρέπει να ενσωματωθούν σε αυτό, την περιοχή των πόρων δρομολόγησης που υπαγορεύεται από το σχέδιο του καθώς επίσης και της τεχνολογίας επεξεργασίας ημιαγωγών που θα χρησιμοποιηθεί. Ένα βασικό ζήτημα είναι αυτό του επιπέδου της διακριτότητας. Αρχιτεκτονικές FPAAs απλής λεπτομέρειας (Fine Grain Granularity) όπως για παράδειγμα αναδιαρθρωμένες σε επίπεδο τρανζίστορ, απαιτούν περισσότερους πόρους δρομολόγησης και έχουν περισσότερους διακόπτες στη διαδρομή ενός σήματος συγκριτικά με μια σύνθετης αρχιτεκτονικής (Coarse Grain Granularity) FPAAs (που αναδιαρθρώνεται σε μεγαλύτερου επιπέδου μπλοκ, π.χ. ολοκληρωτές). Ωστόσο μία σύνθετη αρχιτεκτονική είναι λιγότερο ευέλικτη, δηλαδή θα είναι σε θέση να εφαρμόσει ένα μικρότερο φάσμα κυκλωμάτων από μία απλή αρχιτεκτονική.

Ένα άλλο ζήτημα είναι αν τα αναλογικά μπλοκ θα είναι διακριτά για διαφορετικές λειτουργίες του κυκλώματος, ή παρόμοια αλλά προγραμματίσιμα για την εφαρμογή διαφόρων λειτουργιών. Η επιλογή αυτή θα επηρεάσει την περιοχή των CABs και την δρομολόγηση των κυκλωμάτων εντός του FPAAs. Η σχεδίαση τους λοιπόν, μπορεί να επηρεάσει σημαντικά την περιοχή του FPAAs, τις απαιτήσεις δρομολόγησης, την ποικιλία των κυκλωμάτων που μπορεί να εφαρμόσει καθώς και την απόδοση αυτών. Αναλογικά μπλοκ διαφορετικών τύπων σχεδιάστηκαν, μερικοί από αυτούς έγιναν επαναπροσδιοριζόμενοι, όπου αυτό ήταν δυνατόν, συμπεριλαμβανομένων τελεστικούς ενισχυτές, προγραμματιζόμενες αντιστάσεις και πυκνωτές.

Η πλειοψηφία των FPAAs εμπίπτουν μεταξύ αυτών των δύο επιπέδων διακριτότητας. Ένας μεγάλος αριθμός FPAAs χρησιμοποιεί τελεστικούς ενισχυτές διαγωγιμότητας (OTAs) ως το βασικό υπολογιστικό τους στοιχείο. Η εύκολα μεταβαλλόμενη διαγωγιμότητά τους, σε συνδυασμό με την μεταβλητότητά τους (μπορούν σε συνδυασμό με βασικά συστατικά να εφαρμόσουν ένα ευρύ φάσμα τόσο γραμμικών αλλά και μη γραμμικών κυκλωμάτων) είναι χαρακτηριστικά τα οποία τους καθιστούν άριστα λειτουργικά ως βασικά δομικά στοιχεία. Αρκετά σχέδια FPAAs έχουν επικεντρωθεί στην σύνθεση γραμμικών κυκλωμάτων και χρησιμοποιούν OTAs για την εφαρμογή των λειτουργιών της ενίσχυσης, ολοκλήρωσης, καθώς επίσης και λειτουργίες

φιλτραρίσματος. Τέλος πολλαπλασιαστές και ολοκληρωτές βασισμένοι σε τελεστικούς ενισχυτές διαγωγιμότητας ως το βασικό λειτουργικό τους μπλοκ έχουν χρησιμοποιηθεί για τη σύνθεση μη γραμμικών κυκλωμάτων, όπως η διαμόρφωση εύρους και συχνότητας καθώς και για την υλοποίηση μη γραμμικών συναρτήσεων όπως ο πολλαπλασιασμός, η διαίρεση, η τετραγωνική ρίζα, και η ύψωση σε δύναμη.

Ομοίως, πολλά σχέδια FPAA έχουν προταθεί χρησιμοποιώντας μια δομή μεταφορέα φορτίου (Current Conveyor) ως το βασικό δομικό τους στοιχείο. Οι μεταφορείς φορτίου είναι παρόμοιοι με τους ΟΤΑ, ωστόσο, όταν χρησιμοποιηθούν ως ενισχυτές παρουσιάζουν ένα σταθερό εύρος ζώνης που είναι ανεξάρτητο του κέρδους τους. Επίσης, δεν απαιτείται κύκλωμα αντιστάθμισης για την διασφάλιση της σταθερότητας και συνεπώς μπορούν να λειτουργούν σε υψηλότερες συχνότητες.

Στον πίνακα που ακολουθεί συνοψίζονται τα βασικά δομικά στοιχεία, τα πλεονεκτήματα – μειονεκτήματα αυτών, καθώς και οι κύριες υλοποιήσεις τους.

ΠΙΝΑΚΑΣ 3.1

	<b>Βασικό δομικό στοιχείο</b>	<b>Πλεονεκτήματα</b>	<b>Μειονεκτήματα</b>	<b>Κύριες Εφαρμογές</b>
<b>Απλή αρχιτεκτονική</b>	Τρανσίστορος	Μικρό Μέγεθος  Απλά CAB σχέδια  Γενικού τύπου δομικά στοιχεία	Μεγάλος αριθμός διακοπών  Αυξημένα «παράσιτα»	Εξελισόμενο υλικό
<b>«Μεσαία» αρχιτεκτονική</b>	Τελεστικοί ενισχυτές (Op-amps)  Τελεστικοί ενισχυτές διαγωγιμότητας (OTAs) Μεταφορείς φορτίου (Current Conveyors)	-Μέτρια CAB σχέδια -Μεγάλη ποικιλία από σχέδια CAB – δίκτυα δρομολόγησης	-Περιορισμένο μέγεθος  -Δριμύ «δίλημμα» μεταξύ απόδοσης και λειτουργικότητας	-Δημιουργία Φίλτρων -Διαχείριση σήματος -Χαμηλού επίπεδου επεξεργασία σήματος
<b>Σύνθετη αρχιτεκτονική</b>	Επεξεργαστές Ανάλυσης Fourier  “Ειδικά” διαμορφωμένα κύτταρα	Υψηλή απόδοση  Σχετικά εύκολο interface	Περιορισμένη αποδοτικότητα και «ευκαμψία»	Δημιουργία Φίλτρων  Διαχείριση σήματος

### 3.3.4 Αρχιτεκτονικές διασύνδεσης και εφαρμογές αυτών

Η επιλογή μιας αρχιτεκτονικής διασύνδεσης και η υλοποίησή της επηρεάσει την δυνατότητα δρομολόγησης των εφαρμοσμένων κυκλωμάτων και τις επιδόσεις τους. Τα

αναλογικά κυκλώματα είναι πολύ πιο ευαίσθητα από τα ψηφιακά κυκλώματα σε προβλήματα fanout, θορύβου, και στην παρουσία διακοπών στη διαδρομή ενός σήματος. Τόσο ιεραρχική αλλά και πλήρης αρχιτεκτονική (full crossbar) χρησιμοποιούνται ενώ ενδιαφέρον παρουσιάζει η δομή στην οποία τα αναλογικά μπλοκ συνδέονται μόνο με τους πλησιέστερους γείτονες τους, εμπνευσμένη από τα νευρωνικά δίκτυα κινητής τηλεφωνίας.

Τρανζίστορ τύπου διακόπτη και αιωρούμενες πύλες ( Floating Gates ) CMOS έχουν χρησιμοποιηθεί ως διακόπτες για να διαμορφώσουν την τοπολογία του κυκλώματος που υλοποιείται. Σε ορισμένες προσεγγίσεις έχουν χρησιμοποιηθεί κυκλώματα με τρανζίστορ MOS, που λειτουργούσαν στην Sub-Threshold περιοχή. Σε αυτές τις εφαρμογές, η μείωση της τάσης λόγω των αντιστάσεων δεν αποτελεί πρόβλημα, λόγω των εξαιρετικά μικρών ρευμάτων σε αυτά τα κυκλώματα. Σε γραμμικές υλοποιήσεις κυκλωμάτων FPAAs, όπου τα ρεύματα που ρέουν μέσα από τους διακόπτες είναι πολύ υψηλότερα, τεχνικές όπως η γραμμικοποίηση της αντίστασης των διακοπών ή η ορθολογική τοποθέτηση των τρανζίστορ - διακοπών στο κύκλωμα, έχουν εφαρμοστεί για την ελαχιστοποίηση των επιπτώσεων των μη ιδεατών οντοτήτων των διακοπών.

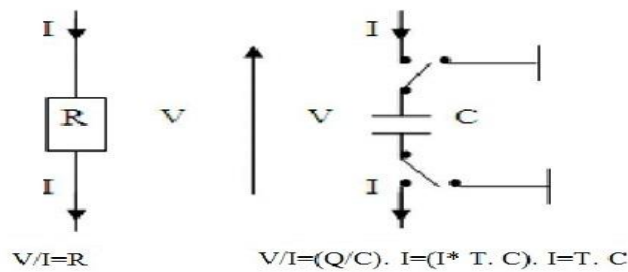
Άλλα σχέδια έχουν επαναπροσδιοριζόμενη δομή χωρίς τη χρήση επιπλέον διακοπών στη διαδρομή του σήματος, με τη χρήση τεχνικών δειγματοληψίας δεδομένων σε διακριτό χρόνο. Σε αυτά τα σχέδια, οι διακόπτες που χρησιμοποιούνται για τη λειτουργία του κυκλώματος, χρησιμοποιούνται επίσης και για τον προγραμματισμό της δομής του. Εναλλακτικά, τα σήματα μπορεί να συνδυαστούν από το ένα CAB στο άλλο χωρίς διακόπτες αναδιαμόρφωσης στη διαδρομή του σήματος αλλά με την αλλαγή της πόλωσης ενός κυκλώματος διασύνδεσης, όπως για παράδειγμα μία πηγή ρεύματος.

#### 3.3.4.1 Τεχνολογία μεταγωγικού πυκνωτή (Switched Capacitor)

Ένας μεταγωγικός πυκνωτής είναι ένα ηλεκτρονικό κύκλωμα που χρησιμοποιείται για την επεξεργασία ενός σήματος διακριτού χρόνου. Λειτουργεί με την μεταφορά φορτίων εντός και εκτός του πυκνωτή σε αντιστοιχία με τις καταστάσεις των

διαφόρων διακοπών. Η τεχνολογία ενός τέτοιου κυκλώματος είναι η τεχνική με την οποία μία ισοδύναμη αντίσταση μπορεί να υλοποιηθεί με την εναλλαγή των εισόδων ενός πυκνωτή. Η αξία της εξαρτάται από την χωρητικότητα του πυκνωτή, αλλά μπορεί να αλλάξει ανάλογα με τη συχνότητα δειγματοληψίας. Το σχήμα που ακολουθεί δείχνει πως μια αντίσταση υλοποιείται κατά αυτόν τον τρόπο.

ΣΧΗΜΑ 3.6



Σχήμα 3.6: Υλοποίηση αντίστασης με τεχνολογία μεταγωγικού πυκνωτή

Σε αντίθεση με τις υλοποιήσεις FPAA βασισμένες σε διακόπτες CMOS, στις οποίες πρέπει να ελαχιστοποιηθεί η πιθανότητα λάθους εξαιτίας της απώλειας τάσης λόγω της αντίστασης των διακοπών, τα κυκλώματα μεταγωγικών πυκνωτών μεταδίδουν το σήμα σε μορφή ηλεκτρικού φορτίου το οποίο δεν υπόκειται στο παραπάνω πρόβλημα. Σε γενικές γραμμές, η συχνότητα του σήματος πρέπει να είναι κάτω από το ένα δέκατο της συχνότητας του ρολογιού για τη σωστή λειτουργία του τσιπ, με την συχνότητα των σύγχρονων εμπορικά διαθέσιμων FPAA να κυμαίνεται στα 200 KHz με 500KHz.

#### 3.3.4.2 FPAA's Διαγωγιμότητας (Transconductance)

Η διαγωγιμότητα αποτελεί συνημμένη λέξη της μεταφοράς αγωγιμότητας. Η μονάδα μέτρησής της είναι το Siemens, με σύμβολο S (1 Siemens = 1 αμπέρ ανά βολτ). Αποτελεί ιδιότητα ορισμένων ηλεκτρονικών εξαρτημάτων και ορίζεται ως η αναλογία της μεταβολής του ρεύματος στην έξοδο προς την μεταβολή της τάσης στην είσοδο τους.

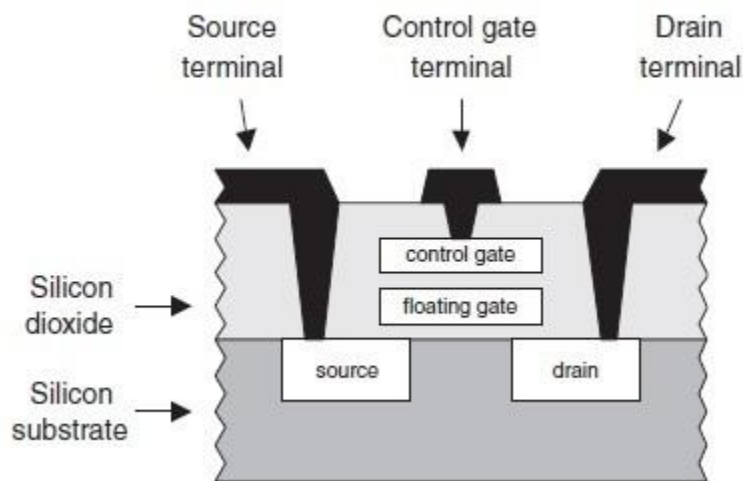
Στις πρώτες υλοποιήσεις FPAA χρησιμοποιήθηκαν τεχνικές λειτουργίας ρεύματος σε συνδυασμό με τρανζίστορ- διακόπτες ως τρόπος διασύνδεσης στο εσωτερικό τους. Σε μια τέτοια προσέγγιση, ωστόσο, ήταν δύσκολο να εφαρμοστεί μια ευρεία ποικιλία αναλογικών κυκλωμάτων, λόγω των παρασιτικών επιδράσεων των τρανζίστορ. Αν και ένας ιδανικός διακόπτης τεχνολογίας MOS με μηδενική αντίσταση δεν θα είναι ποτέ υλοποιήσιμος, είναι δυνατόν να γραμμικοποιήσουμε τους διακόπτες με την αντικατάσταση κάθε τρανζίστορ-διακόπτη με έναν Transconductor. Δεδομένου ότι κάθε διακόπτης έχει γραμμική αντίσταση, κάθε κύτταρο στο δίκτυο διασύνδεσης μπορεί να χρησιμεύσει όχι μόνο ως ένας διακόπτης on / off, αλλά επίσης και ως διακόπτης αλλαγής πολικότητας και ως μία μεταβλητή αντίσταση με την εφαρμογή διαφορετικών τάσεων ελέγχου που είναι είτε αποθηκεύονται σε μνήμες πολλαπλών τιμών (multi-valued memories - MVM ) ή ελέγχονται από εσωτερικά ή εξωτερικά σήματα. Δεδομένου ότι ο transconductor είναι ανεπηρέαστος από τις παρασιτικές επιδράσεις των τρανζίστορ το FPAA με την σειρά του θα είναι επίσης.

#### 3.3.4.3 Τεχνολογία αιωρούμενων πυλών ( Floating Gates )

Μια αιωρούμενη πύλη μπορεί να κατασκευαστεί, απομονώνοντας ηλεκτρικά την πύλη ενός απλού MOS τρανζίστορ, έτσι ώστε να μην υπάρχουν συνδέσεις με αντίσταση σε αυτήν. Στη συνέχεια ένας αριθμός από δευτερεύων πύλες ή εισόδους εναποτίθενται πάνω από την πύλη (FG) και με την σειρά τους απομονώνονται ηλεκτρικά από αυτή. Οι ακροδέκτες της πύλης δεν είναι συνδεδεμένες σε κάποιο σήμα παρά μόνο μέσω στοιχείων με συμπεριφορά πυκνωτή. Επειδή το τερματικό της πύλης είναι καλά μονωμένο από εξωτερικά σήματα, μπορεί να διατηρήσει ένα μόνιμο φορτίο, και ως εκ τούτου, είναι ένα αναλογικό κύτταρο μνήμης παρόμοιο με αυτό ενός EEPROM. Μέσω

της διαδικασίας έγχυσης ηλεκτρονίων (hot-electron injection) και μέσω του φαινομένου electron tunneling το φορτίο εντός της πύλης μπορεί να μειωθεί ή να αυξηθεί αντίστοιχα. Στο σχήμα που ακολουθεί παρουσιάζεται η βασική ιδέα αρχιτεκτονικής ενός τρανζίστορ τύπου πύλης μετάδοσης.

ΣΧΗΜΑ 3.7



Σχήμα 3.7: Βασική αρχιτεκτονική Floating Gate Transistor

Η χρήση πυλών μετάδοσης ως διακόπτες προϋποθέτει η συσκευή που υλοποιεί να βρίσκεται είτε στην ενεργή κατάσταση (ON) ή στην ανενεργή (OFF). Σε ένα ιδανικό περιβάλλον η "ON" κατάσταση αντιστοιχεί στην ελεύθερη ροή του ρεύματος μέσω της συσκευής ή ισοδύναμα, σε μηδενική αντίσταση μεταξύ της πηγής και της αποστράγγισης. Ομοίως, η κατάσταση «OFF» χαρακτηρίζεται από μηδενική ροή ρεύματος μέσω της συσκευής ή μια «άπειρη» αντίσταση μεταξύ των κόμβων της πηγής και της αποστράγγισης. Ένα τρανζίστορ όμως είναι αδύνατον να ενεργεί ως ένας τέλειος

διακόπτης. Η ενεργή κατάσταση θα έχει μία αντίσταση μεγαλύτερη από αυτή του μηδενός ενώ η ανενεργή θα έχει αντίσταση μικρότερη από το άπειρο. Ως εκ τούτου, η ποιότητα μίας πύλης μετάδοσης που ενεργεί ως διακόπτης καθορίζεται από τη μέτρηση της αντίστασης σε αυτές τις καταστάσεις και αποτελεί σημαντικό παράγοντα για την τελική υλοποίηση του κυκλώματος, καθώς η δρομολόγηση του σήματος μέσα από πολλαπλούς ή χαμηλής ποιότητας διακόπτες μπορεί να οδηγήσει στην αλλοίωση της πληροφορίας.

Η αντίσταση της πύλης αποτελεί συνάρτηση του φορτίου το οποίο είναι αποθηκευμένο σε αυτήν και μπορεί να προγραμματιστεί αλλάζοντάς το με τις προαναφερθείσες μεθόδους. Αυτή όμως η διαδικασία είναι χρονοβόρα, καθιστώντας την επιλογή ενός εύλογου χρονικού διαστήματος για τον προγραμματισμό να οδηγεί σε συμβιβασμό όσον αφορά την ποιότητα του διακόπτη.

Τέλος η χρήση πυλών μετάδοσης ως διακόπτες επιτρέπει μια πολύ συμπαγή αρχιτεκτονική. Η φυσική περιοχή που απαιτείται για τα αναλογικά μπλοκ μειώνεται σε μεγάλο βαθμό, διότι οι αντιστάσεις, οι οποίες καταναλώνουν σχετικά μεγάλα ποσά χώρου στις αρχιτεκτονικές CMOS, δεν απαιτούνται ως ξεχωριστά εξαρτήματα. Με την μείωση του αριθμού μεμονωμένων στοιχείων, η δρομολόγηση του σήματος απλοποιείται χωρίς ταυτόχρονα να μειώνεται η λειτουργικότητα του κυκλώματος.

### *3.3.5 Μνήμη Διαμόρφωσης*

Δύο τύποι μνήμης διαμόρφωσης βρίσκονται τυπικά σε ένα προγραμματιζόμενο αναλογικό ολοκληρωμένο κύκλωμα. Ψηφιακοί καταχωρητές χρησιμοποιούνται ευρέως για την αποθήκευση των τιμών των διακοπών σύνδεσης, καθώς επίσης και τις τιμές διαφόρων συστατικών όπως για παράδειγμα προγραμματιζόμενες συστοιχίες πυκνωτών. Η αναλογική μνήμη χρησιμοποιείται συνήθως για την αποθήκευση των παραμέτρων του κυκλώματος όπως συντελεστές πολλαπλασιασμού ή οι τάσεις των πυλών ενός τρανζίστορ MOS σε ένα κύκλωμα εφαρμογής ενός προγραμματιζόμενου αντιστάτη. Η αποθήκευση τάσης σε ένα πυκνωτή είναι η πιο κοινή εφαρμογή της αναλογικής μνήμης, και απαιτεί ένα μέσο για ανανέωση της, καθώς και την εξέταση των σφαλμάτων που



οφείλονται σε προσχώρηση τάσης από γειτνιάζοντα τρανζίστορ. Η οργάνωση της αναλογικής μνήμης έχει γίνει με διάφορους τρόπους. Σειριακά, κατά τον οποίο όλα τα κύτταρα μνήμης συνδέονται μαζί σε ένα ενιαίο καταχωρητή. Σειριακά-παράλληλά, όπου μια σειριακή συμβολοσειρά Bit φορτώνεται σε ένα οριζόντιο καταχωρητή μετατόπισης τα περιεχόμενα του οποίου φορτώνονται σε μία σειρά από μνήμη διαμόρφωσης σε αντιστοίχιση με τα περιεχόμενα ενός κάθετου καταχωρητή μετατόπισης. Τέλος ο τρόπος τυχαίας προσπέλασης όπου γραμμές διεύθυνσης προσδιορίζουν το που θα πάνε τα δεδομένα διαμόρφωσης. Οι δύο τελευταίες προσεγγίσεις μπορούν να χρησιμοποιηθούν για την ρύθμιση τμημάτων του IC, ενώ άλλα τμήματα συνεχίζουν να λειτουργούν. Τέλος, θα πρέπει να σημειωθεί ότι η μνήμη διαμόρφωσης μπορεί να καταλαμβάνει ένα σημαντικό ποσοστό της συνολικής επιφάνειας της μήτρας ενός FPAΑ ολοκληρωμένου κυκλώματος.

## ΣΥΜΠΕΡΑΣΜΑΤΑ

Παρά τις αδυναμίες που αντιμετωπίζουν σε θέματα παρασιτικού θορύβου, fan out και του μειωμένου εύρους δυνατοτήτων, τα FPAAs προσφέρουν μία σχετικά εύκολα υλοποιήσιμη λύση. Με τον συνδυασμό απλών βασικών στοιχείων, μια πληθώρα από τόσο γραμμικών αλλά και μη λειτουργιών είναι εφικτή. Λειτουργίες όπως, ολοκλήρωση, άθροιση, ενίσχυση κέρδους, λογαριθμική και εκθετική, διάκριση και άλλα, σε συνδυασμό με την έλλειψη A/D και D/A μετατροπέων, καθιστούν τα FPAAs ιδανικά για την επεξεργασία σήματος. Ας μην ξεχνάμε άλλωστε πως ζούμε σε έναν αναλογικό κόσμο. Τέλος, τα αναλογικά κυκλώματα καταναλώνουν ιδιαίτερα πιο χαμηλή ισχύ από τα ψηφιακά ομολογά τους. Αυτό αποτελεί ένα ιδιαίτερο πλεονέκτημα σε ασύρματες εφαρμογές όπου η χαμηλή κατανάλωση ενέργειας είναι απαραίτητη.

## ΠΗΓΕΣ / ΒΙΒΛΙΟΓΡΑΦΙΑ

### Βιβλία:

- Landis D. *Programmable Logic and Application Specific Integrated Circuits*. Pennsylvania State University.
- Meyer-Baese, U.(2007) *Digital Signal Processing with Field Programmable Gate Arrays 3rd Edition*. Springer Berlin Heidelberg.
- Parnell K. et al Mehta N. (June 2003). *Programmable Logic Design Quick Start Hand Book 4th Edition*. @ Xilinx  
<http://www.xilinx.com/univ/beginnersbookjune2003ver2.pdf>
- Pavan, S. et al Tsvividis, Y. (2000). *High frequency continuous time filters in digital CMOS processes*. Kluwer Academic Publishers.
- Proakis J. et al Manolakis D. (1996).*Digital Signal Processing Third Edition*. Prentice-Hall International Inc.
- Rushton A. (2011). *VHDL for Logic Synthesis, 3rd Edition*. John Wiley and Sons, Ltd, Publication
- Wakerly J.(1999). *Digital Desing Principles & Practices 3rd Edition*. Prentice-Hall International Inc.

### Ηλεκτρονικά Βιβλία (e-Books):

- Ashenden, P.J.(2004).VHDL Tutorial ASHENDEN DESIGNS PTY. LTD  
[http://ati.ttu.ee/~alsu/VHDL\\_TUTORIAL\\_Ashenden.pdf](http://ati.ttu.ee/~alsu/VHDL_TUTORIAL_Ashenden.pdf)

### Άρθρα σε επιστημονικά περιοδικά:

- Marsh, D. (October 2001). "Programmable analogue ICs" challenge spice and breadboard designs'. *Reed Business Information*, pp.30–31.
- Mouna K., Chiraz K. et al Belgacem H.(Sept 2011). "Analog intergrated circuit design and testing using the field programmable analog array technology" *International Journal of Advances in Engineering & Technology*, pp.1-9.
- Lee, E. et al Gulak, P.G. (December 1991). "A CMOS Field-programmable analog array," *Solid-State Circuits, IEEE Journal* vol. 26, pp. 1860-1867.
- Pankiewicz, B., Wojcikowski, M. Szczepanski, S. et al Yichuang, S.(Feb 2002). A field programmable analog array for CMOS continuous-time OTA-C filter applications. *IEEE Journal of Solid-State Circuits*, vol. 37, pp. 125-136.

### Εργασίες σε πρακτικά συνεδρίων:

- Becker, J. et al Manoli, Y.(2004) "A continuous-time field programmable analog array (FPAA) consisting of digitally reconfigurable GM-cells". *Proceedings of the 2004 International Symposium on Circuits and Systems, vol. 1, pp. 1-1092-5 Vol.1, May 2004.*
- Becker, J., Henrici, F., Trendelenburg, S., Ortmanns, M. et al Manoli, Y. (2008)"A Continuous-Time Hexagonal Field-Programmable Analog Array in 0.13  $\mu\text{m}$  CMOS with 186MHz GBW," *Solid-State Circuits Conference, ISSCC, 2008. IEEE International, pp. 70-596, Feb. 2008.*
- Birkner, J.,Chan, A.,Chua, H.,Chao, T.,Gordon, A.,Gordon, K.,Kleinman,B.,Kolze, P. et al Wong, R. (1991) "A very high-speed field programmable gate array using metal to-metal anti-fuse programmable elements," *in New Hardware Product Introduction at CICC '91.*
- Bratt, A. et al Macbeth, I. (1996) "Design and Implementation of a FPAA". *ACM/SIGDA Fourth International Symposium on FPGAs February 11-13, 1996, Monterey, CA pp. 88-93.*
- Chang, S. T., Hayes-Gill, B. R. et al Paull, C. J. (1996). "Multi-Function Block for a Switched Current Field Programmable Analog Array" *in Midwest Symposium on Circuits and Systems, Ames,Iowa, August 18-21 1996.*
- Hall, T. S., Hasler P. et al Anderson, D.(2002) "Field Programmable Analog Arrays: A Floating-Gate Approach," *Proceedings of the Reconfigurable Computing Is Going Mainstream, 12th International Conference on Field Programmable Logic and Applications, (London, UK),pp. 424-433.*
- Hall, T. S., Twigg, C.M., Gray, J.D., Hasler P. et al Anderson, D.V.(Nov. 2005). "Large scale field programmable analog arrays for analog signal processing," *Circuits and Systems I: Regular Papers, IEEE Transactions on vol. 52, pp. 2298-2307.*
- Hasler P.E. et al Twigg, C.M.(May 2007). "An OTA-based Large-Scale Field Programmable Analog Array (FPAA) for faster On-Chip Communication and Computation," *in Circuits and Systems. ISCAS 2007. IEEE International Symposium on, pp. 177-180.*
- Kutuk, H. et al Kang, S. (1996) "A Field-Programmable Analog Array (FPAA) Using Switched-Capacitor Techniques." *IEEE ISCAS 1996 3, pp. 41-44.*
- Lee, E. et al Gulak, P.G. (1995) "A Transconductor-Based Field-Programmable Analog Array". *Solid-State Circuits Conference, 1995. Digest of Technical Papers. 41st ISSCC,IEEE International 1995.*
- Looby, C.A. et al Lyden, C. (2000)."Op-amp based CMOS field-programmable analogue array" *in IEEE Proceedings - Circuits Devices and Systems Apr. 2000.*

- Rose, J., El Gamal A. et al Sangiovanni-Vincentelli, A.(July 1993). “Architecture of Field Programmable Gate Arrays,” in *Proceedings of the IEEE*, Vol. 81, No. 7, pp. 1013-1029.